

РЕАЛИЗАЦИЯ ВИДЕОКОНТРОЛЛЕРА НА ПЛИС

А.М. Леванович, В.Я. Степанец

Белорусский государственный университет, механико-математический факультет
пр. Независимости, 4, г. Минск, Беларусь
телефон(ы): + (29) 764-97-22, + (17) 225-66-78; e-mail: sasha8702@mail.ru, stepanets@bsu.by
web: www.mmf.bsu.by

Описывается реализация видеоконтроллера на ПЛИС Spartan 3a фирмы XILINX. Видеоконтроллер поддерживает работу в трех разрешениях VGA стандарта и содержит блок выполнения альфа наложения, позволяющий смешивать два слоя изображения с заданными коэффициентами их прозрачности. VHDL описание видеоконтроллера может использоваться как для зашивки ПЛИС, так и в качестве макроса при создании сложной системы обработки информации.

Альфа наложение, VHDL описание видеоконтроллер, VHDL макрос, ПЛИС фирмы XILINX.

1 ВВЕДЕНИЕ

Использование встраиваемых в различные окружающие нас устройства (банкоматы, торговые и игровые автоматы, устройства бытовой техники, промышленные и бытовые роботы и т.д. и т.п.) систем является одной из отличительных черт нашего столетия. При создании таких устройств всё чаще используются, так называемые, Системы на Кристалле (СнК), выполняемые в полностью заказном, заказном и программируемом (ПЛИС) варианте [1]. В свою очередь при создании СнК применяются заранее разработанные макро блоки (макросы). В качестве таких макросов, например, могут выступать различные контроллеры обеспечивающие подключение к устройствам различных входных и выходных модулей (мониторов, клавиатур, сенсоров и т.д.). В настоящее время наибольшее распространение получили, так называемые, мягкие макросы: параметризуемые (настраиваемые) VHDL описания поведения макро блоков, допускающие использование в любом из упомянутых вариантов исполнения, включая ПЛИС. Это означает, что ПЛИС может использоваться и для макетирования создаваемого макроса и в качестве одного из вариантов его исполнения [2].

Ниже описывается VHDL описание видеоконтроллера для вывода изображения, которое может использоваться для зашивки ПЛИС и в качестве макроса.

2 ОПИСАНИЕ ВИДЕОКОНТРОЛЛЕРА

В разработанном видеоконтроллере реализован VGA стандарт. Известно, что VGA видео управление включает пять активных сигналов: два цифровых сигнала горизон-

тальной и вертикальной синхронизации и три аналоговых цветовых сигнала (красный, синий и зеленый). Для получения аналоговых сигналов в VGA видеоконтроллерах обычно используются выходные цифро-аналоговые преобразователи (ЦАП). При этом для вывода на монитор 64 различных цветов достаточно использовать двухразрядный ЦАП на каждый цветовой сигнал [3].

Обычно в VGA контроллерах реализуют только схему управления синхронизирующими импульсами [3, 4]. Для вывода изображения на экран монитора этого достаточно. Но для работы контроллера с различными разрешениями изображения в него необходимо включить модуль преобразования исходной тактовой частоты. Так для поддержания разрешения 640 x 480 пикселей частота их передачи должна быть 25Mhz, а при 800 x 600 пикселей – 40Mhz [4]. В описываемой разработке использован встроенный в ПЛИС Spartan 3a фирмы Xilinx модуль цифрового менеджера частоты. Он – легко конфигурируем и позволяет умножать, делить и сдвигать исходную тактовую частоту [5].

Разработанный видеоконтроллер состоит из трех основных блоков: цифрового менеджера частоты, генератора синхроимпульсов, и блока альфа наложения. Граф-схема алгоритма поведения разработанного видеоконтроллера приведена на рисунке 1.

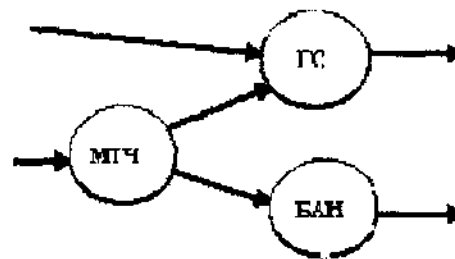


Рис. 1. Граф-схема алгоритма поведения микроконтроллера
МТЧ – менеджер тактовой частоты,
ГС – генератор синхроимпульсов,
БАН – блок альфа наложения

Горизонтальный и вертикальный синхросигналы служат для указания границ изображения: начала и конца одной строки и начала и конца фрейма изображения, соответственно. В выполненной разработке формирование

и выдачу этих сигналов выполняет генератор синхроимпульсов. Он обеспечивает требуемые значения длительности синхронизирующих импульсов и их задержек (back porch и front porch) для каждого разрешения [4].

Для подсчета требуемых временных ограничений в видеоконтроллер введены два счетчика: счетчик пикселей в строке и счетчик строк во фрейме. Выдачей синхроимпульсов в разработанном видеоконтроллере управляют специальные двенадцатиразрядные компараторы, имеющие задержку в три такта. Одним из преимуществ использованных в разработке компараторов является то, что они позволяют видеоконтроллеру работать на частотах до 162Mhz, тем самым обеспечивая поддержку разрешения изображения в 1600 x 1200 пикселей. Компараторы сравнивают текущие значения счетчиков с соответствующими константами и, в зависимости от результата, устанавливают на выходе значение 0 или 1.

Еще одним достоинством разработанного видеоконтроллера является аппаратная реализация в нем альфа наложения (alpha blending) [6], под которым в данном случае понимается метод графического вывода, при использовании которого значение выходного пикселя вычисляется в виде взвешенной суммы двух входных пикселей:

$$P_f = \alpha P_0 + (1 - \alpha) P_1. \quad (1)$$

где α – коэффициент прозрачности, P_0 , P_1 – значения входных пикселей, P_f – результат альфа наложения

Понятно, что преобразование (1) применяется в процессе вывода трижды, поскольку результирующий цвет пикселя определяется тремя значениям базисных цветов (R, G и B). Для выполнения операции умножения в разработанном видеоконтроллере использованы встроенные в ПЛИС Spartan 3a умножители.

Разработанное VHDL описание можно использовать непосредственно для зашивки ПЛИС Spartan 3a, а также в качестве мягкого макроса для включения в описание создаваемой системы для обеспечения вывода графической информации. В обоих случаях необходимо обеспечить подключение сигналов согласно рисунку 2.

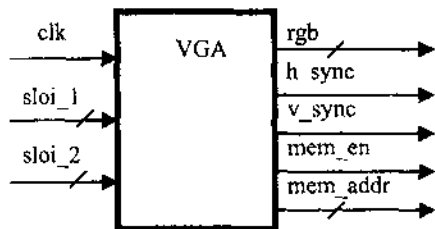


Рис. 2. Символ контроллера

clk – входная частота, sloi_1, sloi_2 – данные двух слоев изображения, rgb – выходные данные каналов изображения, h_sync, v_sync – горизонтальный и вертикальный синхроимпульсы, mem_en – сигнал разрешения чтения из памяти, mem_addr – адрес текущей позиции на экране монитора.

При выполнении подключения необходимо также настроить соответствующие параметры разрешения экрана.

3 ЗАКЛЮЧЕНИЕ

Разработанное VHDL описание видеоконтроллера является синтезируемым в программной среде программирования ПЛИС фирмы XILINX. Оно было зашито в ПЛИС Spartan3a.

Для проверки работоспособности зашитой ПЛИС использовалась схема тестирования, приведенная на рисунке 3.

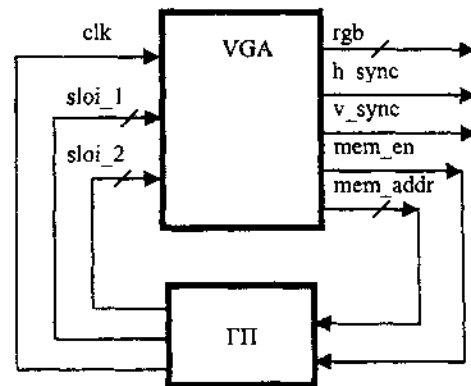


Рис. 3. Схема тестирования видеоконтроллера
ГП – генератор пикселей

При этом подключенный к ПЛИС видеоконтроллер генератор пикселей генерировал изображение шахматной доски. Для наблюдения результата VGA выходы контроллера (rgb, h_sync, v_sync) подключались к соответствующим входам экрана монитора.

При подготовке VHDL описания были использованы параметры, позволяющие легко настроить видеоконтроллер на работу с необходимым разрешением. Планируется продолжение работы по параметризации описания с целью дальнейшего облегчения его использования в виде макроса.

ЛИТЕРАТУРА

- [1] Казеннов Г.Г. Основы проектирования интегральных схем и систем. – М.: БИНОМ, 2005. – 295с.
- [2] Карпов С. Разработка систем на кристалле на базе ПЛИС Actel // ЭЛЕКТРОНИКА: наука, технологии, бизнес, 2009, №2.
- [3] Wilson P. Design Recipes for FPGAs // Embedded Technology Series Elsevier, 2007.
- [4] Hwang E. Build a VGA Monitor Controller // The magazine for computer applications, ISSN 1528-0608, № 17 2004, pages. 38-43
- [5] Зотов В. Проектирование блоков синхронизации цифровых устройств, реализуемых на базе модуля DCM в ПЛИС FPGA серии Spartan™-3 // Компоненты и технологии, 2007, №8.
- [6] Гук М. Аппаратные средства IBM 1 // Энциклопедия. 3-е изд. – СПб.: Питер, 2006.