

1. ВВЕДЕНИЕ

1.1. Общие положения

Основной особенностью современных электронных схем является их значительная сложность. Более корректно называть такие схемы системами. Рассмотрим в качестве примера такой системы персональный компьютер. Он содержит такие компоненты, как микропроцессор, интегральные схемы (ИС) памяти, чипсет, состоящий по крайней мере из двух микросхем (северный и южный мосты), видеокарту, звуковую карту, блок питания и некоторые другие блоки. Шестиядерный процессор Intel Core i7 980X Extreme Edition, изготовленный по 32 нм технологии и поступивший в продажу в середине 2010 года, содержит 1170 млн. транзисторов.

Если емкость оперативной памяти компьютера равна 1 Гбайт, то только ячейки памяти используют $1024 \times 1024 \times 1024 \times 8 = 8589934592$ транзисторов. Кроме того, каждая из микросхем памяти включает дешифраторы адреса и интерфейсные блоки, в которых используется еще около 15 % элементов. Таким образом, общее число транзисторов в этом случае составляет величину порядка 10 миллиардов. Однако для полного использования вычислительной мощности упомянутого микропроцессора следует использовать память порядка 4-6 Гбайт.

Видеопроцессор GF100, представленный фирмой NVIDIA в начале 2010 года, изготовлен по 40 нм техпроцессу и содержит более 3 миллиардов транзисторов. Суммарная сложность аудио процессора, северного и южного мостов может достигать величины порядка 100-150 миллионов транзисторов. В итоге получается, что такая система, как персональный компьютер использует несколько десятков миллиардов транзисторов. Естественно проектирование такой системы возможно только при использовании достаточно мощной вычислительной техники (инженерные рабочие станции, мэйнфреймы, суперкомпьютеры), специального программного обеспечения – систем автоматизированного проектирования (САПР) и особой последовательности проектных процедур.

Компьютер это устройство, которое выполняет цифровую обработку информации. При цифровом способе обработки информации каждой переменной величине в системе ставится в соответствие ее цифровой код. Однако на практике человек широко использует аналоговую информацию (изображение, звук и т.п.). Для обработки аналоговой информации используются аналоговые устройства. При аналоговом способе обработки информации каждой переменной величине в системе ставится в соответствие один из плавно меняющихся параметров определенного участка электрической цепи (ток, напряжение, частота и т.д.). Функциональные зависимости между различными переменными в системе реализуются путем построения соответствующих электрических цепей.

Простейшим аналоговым устройством является усилитель переменного сигнала. На вход такого усилителя подается непрерывно меняющееся напряжение (например, в виде синусоиды), а на его выходе присутствует усиленный сигнал, который постоянно “отслеживает” входное напряжение. Более сложным является современный аналоговый радиоприемник. Здесь сигнал не только усиливается, но и фильтруется, преобразуется по частоте и т.д. В середине XX века достаточно широко использовались аналоговые вычислительные машины (АВМ), которые позволяли аналоговыми средствами решать некоторые достаточно сложные математические задачи.

Аналоговые устройства имеют по современным меркам невысокую сложность. Это объясняется тем, что чисто аналоговым путем удастся выполнить относительно несложное преобразование сигнала. В современных условиях для решения подобной задачи используются аналого-цифровые устройства. В таком устройстве входной аналоговый сигнал с помощью аналого-цифрового преобразователя преобразуется в цифровую форму, в цифровом виде обрабатывается и на выходе с помощью цифро-аналогового преобразователя вновь формируется аналоговый сигнал. По уровню

сложности аналоговые блоки составляют лишь незначительную часть от сложности всей системы. Поэтому далее мы будем рассматривать проектирование только цифровых систем. Хотя там, где это уместно, будем говорить и об аналоговых схемах.

Материнская плата современного ПК является ярким примером цифровой системы. На плате располагается всего несколько микросхем, содержащих огромное число транзисторов. Т. е. основная сложность при проектировании такой системы приходится на разработку упомянутых микросхем. Далее будем говорить о проектировании именно таких микросхем.

По выполняемой функции и, следовательно, по принципам проектирования микросхемы можно разделить на регулярные и не регулярные. Примером регулярных схем являются микросхемы памяти. Такая ИС выполняет всего два основных действия – занесение одного бита информации по определенному адресу и чтение его по указанному адресу. Основой такой микросхемы является прямоугольное поле, где в виде строк и столбцов расположены одинаковые ячейки памяти, каждая из которых хранит один бит. Конструкция такой ячейки очень проста, поэтому она проектируется вручную и с помощью специальной программы она размножается (мультиплицируется) на все прямоугольное поле. Параллельно сторонам такого поля расположены дешифраторы строк и столбцов. Их конструкция тоже достаточно проста, т.к. они состоят из одинаковых разрядов, число которых равно числу строк (столбцов) поля памяти. Кроме запоминающего поля и дешифраторов такая микросхема содержит еще некоторые служебные блоки, которые имеют относительно невысокий уровень сложности. Поэтому в качестве примера проектирования сложной цифровой системы будем рассматривать проектирование микропроцессора как одной из наиболее сложных нерегулярных схем.

Стоимость микросхемы определяется в основном затратами на ее проектирование и производство. При этом лидером на рынке окажется то изделие, которое обеспечит наилучшее соотношение цена/качество. Учитывая это, приходится выделять две группы микросхем – стандартные и заказные. Стандартные микросхемы это изделия, которые производятся огромными тиражами (десятки, сотни тысяч и даже миллионы штук). Поэтому при их разработке не жалеют ни времени ни затрат на то, чтобы получить наилучшие технические характеристики микросхемы при максимально возможном проценте выхода годных. Значительные затраты на проектирование окупятся при их производстве. Примером таких микросхем являются уже упоминавшиеся микропроцессоры.

Иная ситуация складывается в случае заказных микросхем. Тиражи таких микросхем невелики (несколько сотен или в лучшем случае несколько тысяч штук). Тратить средства и время на значительную оптимизацию проекта не выгодно, т.к. это не окупится при производстве и продаже. В этом случае используют микросхемы постоянного запоминающего устройства (ПЗУ), программируемые логические матрицы (ПЛМ), программируемые логические интегральные схемы (ПЛИС) и т.п. Все эти устройства представляют собой своеобразные заготовки. Они включают большой набор стандартных блоков, которые простыми средствами можно объединить в требуемую схему. Это может сделать либо производитель таких микросхем (для случая ПЛМ), либо заказчик (ПЗУ и ПЛИС). При этом конечное изделие окажется сильно избыточным, реально будут использоваться только 10-15 % имеющихся в схеме блоков. Не смотря на это использование таких микросхем экономически выгодно, т.к. “заготовки” производятся в большом количестве и стоят не дорого. Легко выполняется и “настройка” этих заготовок на решение конкретной задачи, для чего используются специализированные САПР. Далее в спецкурсе эти САПР рассматривать не будем.

Итак, в качестве сложной цифровой электронной системы будем рассматривать микропроцессор. Но прежде чем говорить о его проектировании уточним смысл того, что такое монолитная интегральная схема, как она изготавливается и какая информация (производственная документация) должна появиться на выходе САПР.

1.2. Основы технологии интегральных схем

Технология монокристаллических интегральных схем (далее будем рассматривать только такие ИС) позволяет вводить строго контролируемое число атомов примеси в области полупроводника очень малых размеров. Покажем, как это делается. На поверхности монокристаллической пластины полупроводника (чаще всего это кремний, Si) выращивается слой окиси кремния (SiO_2). Для этого кремниевую пластину помещают в окислительную среду (сухой кислород и/или пары воды) и нагревают до температуры 900-1100 °С. Далее, на поверхность окисла наносят слой фотолака, в результате образуется трехслойная структура (рис.1). Фотолак это вещество, обладающее чувствительностью к свету и стойкое к воздействию многих травителей (например, некоторых кислот).

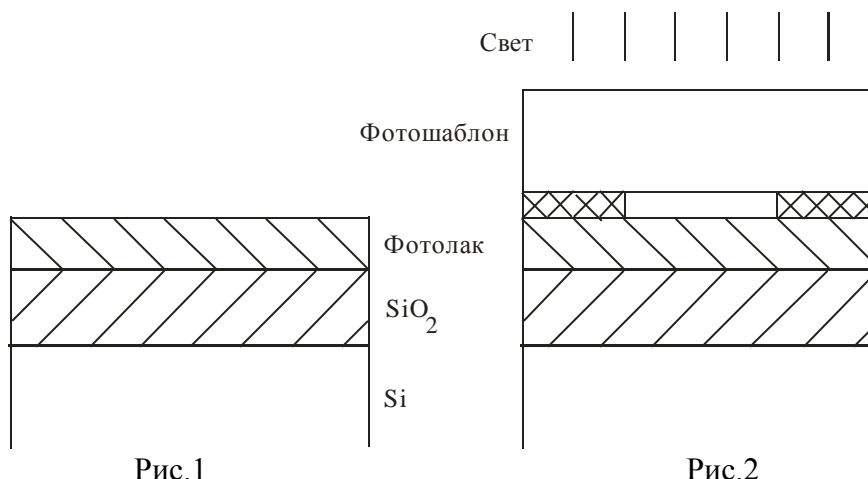


Рис.1

Рис.2

К поверхности этой структуры со стороны фотолака прикладывают фотошаблон. Он представляет собой пластину высококачественного стекла на одну из сторон которой нанесен слой металла. В металле сделано отверстие. Фотошаблон контактирует с фотолаком той стороной, на которую нанесен металл (рис.2). Затем, со стороны фотошаблона, эту структуру освещают интенсивным потоком света и фотошаблон удаляют.

Свойства фотолака сильно зависят от того, был он освещен или нет. После некоторой обработки фотолака эту конструкцию помещают в селективный травитель. Область фотолака, засвеченная светом вытравливается, а не засвеченный фотолак остается. Затем эту структуру помещают в другой селективный травитель, который вытравливает открытую часть окисла до кремния, не трогая фотолака. После чего с поверхности окисла удаляют оставшийся фотолак. Этот процесс, до удаления всего фотолака, носит название фотолитография. О том, что осталось после удаления всего фотолака, говорят, что в окисле вскрыто окно (рис.3).

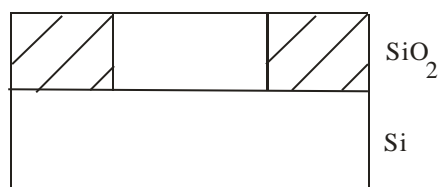


Рис.3

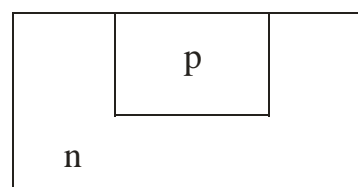


Рис.4

Если теперь на поверхность окисла нанести строго контролируемое количество примеси и кремниевую пластину нагреть до высокой температуры, благодаря диффузии в небольшой области монокристалла полупроводника образуется область требуемого типа проводимости. После этого можно удалить оставшийся слой окисла (рис.4). Если

исходный кремний был **n**-типа, а вновь введенная примесь – **p**-типа, в кристалле у его поверхности образуется **p-n** переход (рис.4).

Рассмотрим теперь как с использованием описанной методики в кремнии создается биполярный **n-p-n** транзистор. Для этого используется монокристаллический кремний **p**-типа. Сначала создается область, сильно легированная донорной примесью (используется первый фотошаблон). Это скрытый слой (рис.5). На этом рисунке скрытый слой помечен как **n⁺**. Знак “плюс” указывает на то, что эта область сильно легирована. Буква **n** без знака + обозначает область с электронной проводимостью, уровень легирования которой средний. Буквой со знаком “минус” (например, **n⁻**) будем обозначать низкий уровень легирования.

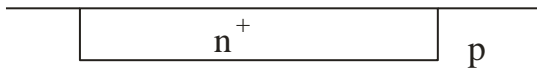


Рис.5

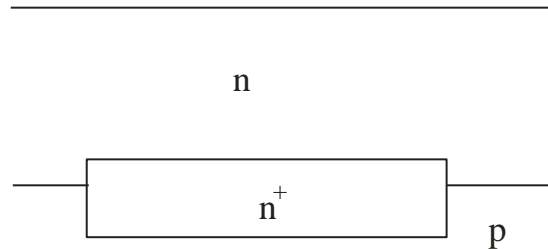


Рис.6

Далее на поверхность пластины наносится слой кремния (эпитаксиальный слой) **n**-типа (рис.6). Скорость осаждения достаточно мала, поэтому эпитаксиальный слой повторяет кристаллическую структуру исходной пластины кремния. Фактически исходный кристалл увеличивается на толщину эпитаксиального слоя, но тип проводимости их разный. Здесь следует отметить, что во время выращивания эпитаксиального слоя примесь из скрытого слоя диффундирует в растущую эпитаксиальную пленку, что и отражает рис.6.

Используя второй фотошаблон создается **p⁺**-область, имеющая форму прямоугольного кольца (рис.7). Важным здесь является то, что примесь **p**-типа, диффундирующая с поверхности, должна обязательно достигнуть области исходного кристалла, имеющего тоже **p**-тип проводимости. Благодаря этому, образуется **p-n** переход, имеющий форму ящика, внутри которого и будет сформирован транзистор. А упомянутый переход всегда будет смещен в обратном направлении, изолируя этот транзистор от других элементов схемы, сформированных в этом кристалле.

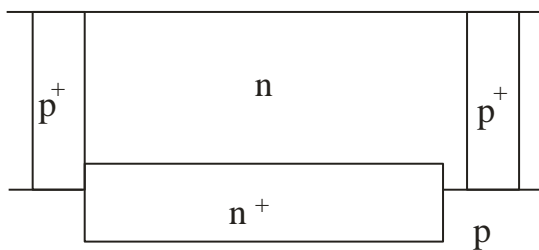


Рис.7

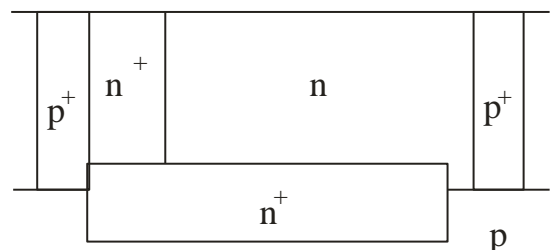


Рис.8

Третий фотошаблон используется для того, чтобы создать **n⁺**-область (“глубокий коллектор”, рис.8), соединяющий скрытый слой с контактом к коллектору, который будет создан позже.

Четвертый шаблон используется для создания **p**-области базы (рис.9) и пятый шаблон – для формирования **n⁺**-области эмиттера (рис.10).

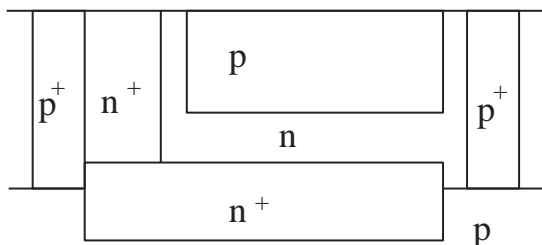


Рис.9

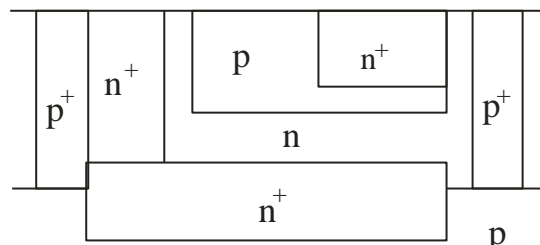


Рис.10

Транзистор сформирован полностью. Поверхность кремния закрывают окислом и в нем, с помощью шестого шаблона, вскрывают три окна для создания контактов к областям коллектора, базы и эмиттера (рис.11). Окисел после этого не удаляется. На поверхность структуры наносится слой металла. Он, проникая в окна, контактирует с областями транзистора. Затем, используя седьмой шаблон, протравливают металл до окисла, оставляя тонкие проводники, соединяющие этот транзистор с другими элементами схемы (рис.12).

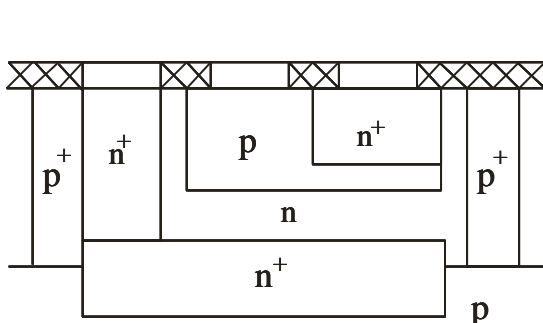


Рис.11

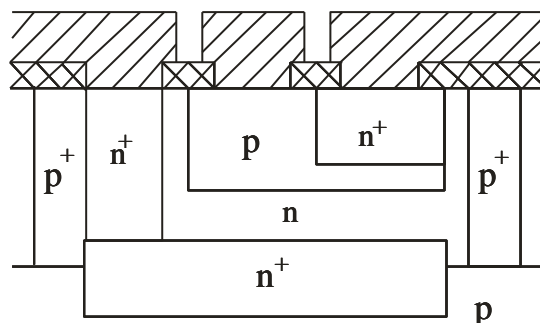


Рис.12

Таким образом, монолитная интегральная схема представляет собой монокристалл кремния (или другого полупроводника), в объеме которого, у его поверхности, сформированы изолированные друг от друга элементы электронной схемы, а на его поверхности создана система проводников, объединяющих элементы в единую схему. Для изготовления такой ИС необходимо иметь комплект фотошаблонов для изготовления всех элементов схемы и проводников, используемых в схеме. Кроме того, нужно иметь описание технологического процесса, позволяющего изготовить микросхему. Это и является конечной целью процесса проектирования ИС.

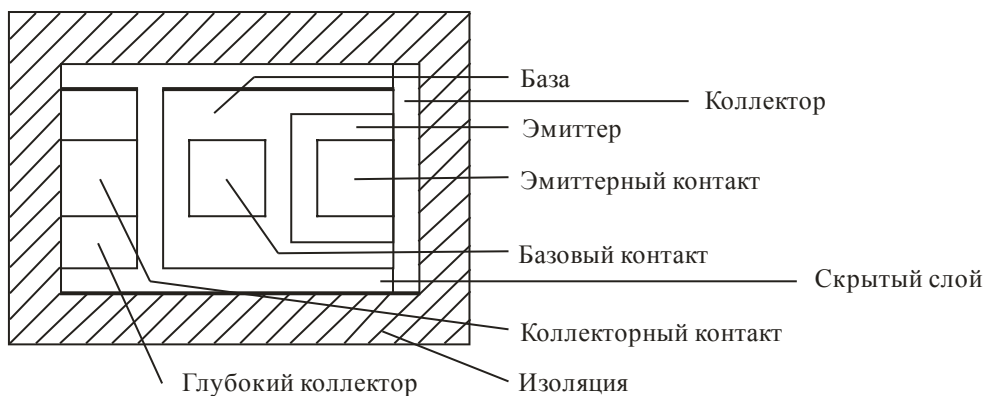


Рис.13

На рис.13 показана топология биполярного транзистора. Топология транзистора это совокупность изображений всех фотошаблонов, которые используются при его изготовлении. Рисунок, подобный этому, применяется специалистом, разрабатывающим конструкцию транзистора и технологию изготовления ИС (технологом-маршрутчиком) для того, чтобы проконтролировать размеры и расположение всех областей транзистора. Отметим, что все фотошаблоны этого прибора имеют вид прямоугольников, внутренняя область которых прозрачная. И только изоляция (изолирующий **p-n** переход) имеет вид прямоугольного кольца (прозрачная область заштрихована).

Здесь следует отметить, что конструкция транзистора, описанная выше, и описание процесса фотолитографии, не соответствуют современному уровню развития технологии и конструкции интегральных схем. Они здесь приведены только для того, чтобы пояснить основные принципы изготовления ИС.

Контактная фотолитография, описанная выше, может быть использована только в том случае, когда геометрические размеры областей на кристалле и фотошаблоне одинаковы и сложность фотошаблонов невелика. В настоящее время для сложных интегральных схем изображение фотошаблона формируется и проецируется на кристалл микросхемы с помощью сложной оптической системы. Засветка фотошаблонов выполняется либо рентгеновским излучением (рентгенолитография), имеющим достаточно малую длину волны, либо электронным пучком (электронолитография), длина волны которого очень мала. Только так можно сформировать изображения областей шаблонов, размеры которых составляют десятки нанометров.

Конструкция современных транзисторов, используемых в интегральных схемах, значительно отличается от приведенной выше. Одно из главных отличий состоит в использовании окисных вставок для изоляции транзисторов.

Еще одной особенностью современных ИС является использование нескольких слоев металлизации. При этом поверх первого слоя металла наносится слой окисла, в нем вскрываются окна, проходящие до кремния или одного из предыдущих слоев металла, наносится и протравливается очередной слой металла. Так создается второй и следующие слои металлизации.

1.3. Проектирование топологии

На примере простейшего логического элемента 2И–НЕ, построенного с использованием МОП транзисторов, рассмотрим, как вручную можно спроектировать рисунок фотошаблонов такой схемы. Использование МОП транзисторов значительно упрощает электрические схемы (СхЭ) цифровых систем. СхЭ логического элемента приведена на рис.14. Слева вверху на этом рисунке показано схемное обозначение МОП транзистора с индуцированным каналом **p**-типа (стрелка внутрь). Стрела наружу обозначает аналогичный транзисторы с каналом **n**-типа. Буквой S помечен вывод истока, G – затвора, D – стока.

В подобных схемах используются комплементарные пары транзисторов. Комплементарные означает взаимодополняющие. Характеристики таких транзисторов близкие (пороговые напряжения равны), но т.к. типы носителей, образующих канал, разные, один из транзисторов пары всегда закрыт, тогда как другой – открыт.

Если на входах А и В присутствует низкий логический уровень (логический “0”, низкое напряжение), транзисторы Т1 и Т2 открыты, транзисторы Т3 и Т4 – закрыты. На выходе С присутствует логическая “1” (высокий уровень напряжения). Если на один из входов, например на А, подать логическую “1”, транзистор Т1 закроется, Т3 откроется. Но т.к. Т2 открыт, а Т4 закрыт, на выходе С все равно будет логическая “1”. И только подав на оба входа логическую “1”, получим на выходе логический “0”.

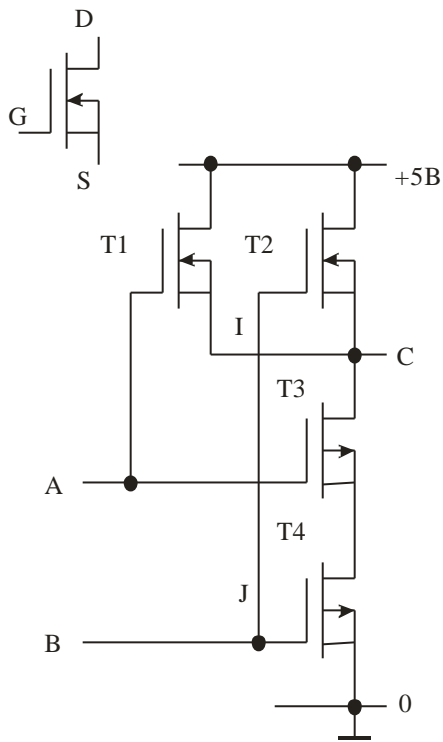


Рис.14

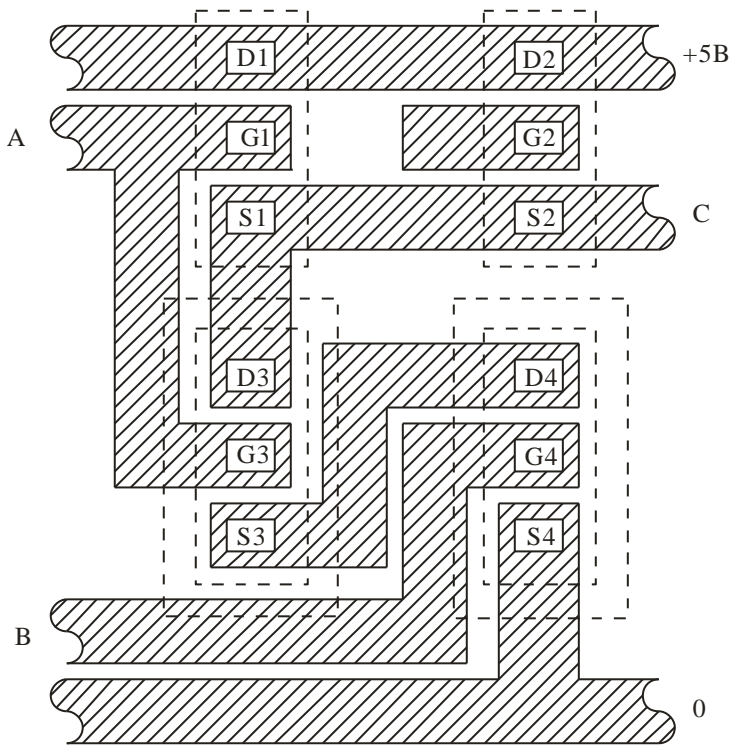


Рис.15

Прежде чем начинать разработку участка ИС, содержащего эту схему, необходимо иметь информацию о геометрии фотошаблонов каждого транзистора. Однако сейчас достаточно знать только внешние размеры транзистора (размеры самого большого окна), размеры и расположение контактов прибора и минимально допустимые расстояния между транзисторами.

На рис. 15 показана геометрия (топология) первого фотошаблона, используемого при формировании первого слоя металлизации ИС (правая штриховка). Сверху размещены транзисторы T1 и T2. Это вертикальные штриховые прямоугольники. Внутри этих прямоугольников показаны окна контактов, обозначенные соответствующими буквами. Снизу размещены транзисторы T3 и T4. Важной особенностью двух последних приборов является то, что прежде чем формировать **nMOS**-транзисторы приходится сначала сформировать области **p**-типа, размеры которых больше размеров транзисторов (они носят название карманов, на рис.15 это внешние штриховые прямоугольники).

Отметим, что по горизонтали транзисторы пришлось разнести на расстояние значительно большее минимально допустимого т.к. между ними необходимо провести провода, соединяющие выходы S3 и D4, а также G2 и G4. На самом деле последнего провода здесь еще нет, т.к. невозможно соединить G2 и G4 в этом слое металлизации (не удастся провести отрезок J, рис.14). Необходимо использовать еще один, второй слой металла (рис.16, прямоугольник с левой штриховкой).

Этот простейший пример показывает, какие задачи приходится решать при проектировании геометрии фотошаблонов, используемых при изготовлении ИС. Эту информацию называют топологией интегральной схемы. Сначала в площади кристалла помещают все элементы схемы. Этот процесс называют размещением. Затем проектируют систему проводников, соединяющих элементы схемы. Этот этап называется трассировка.

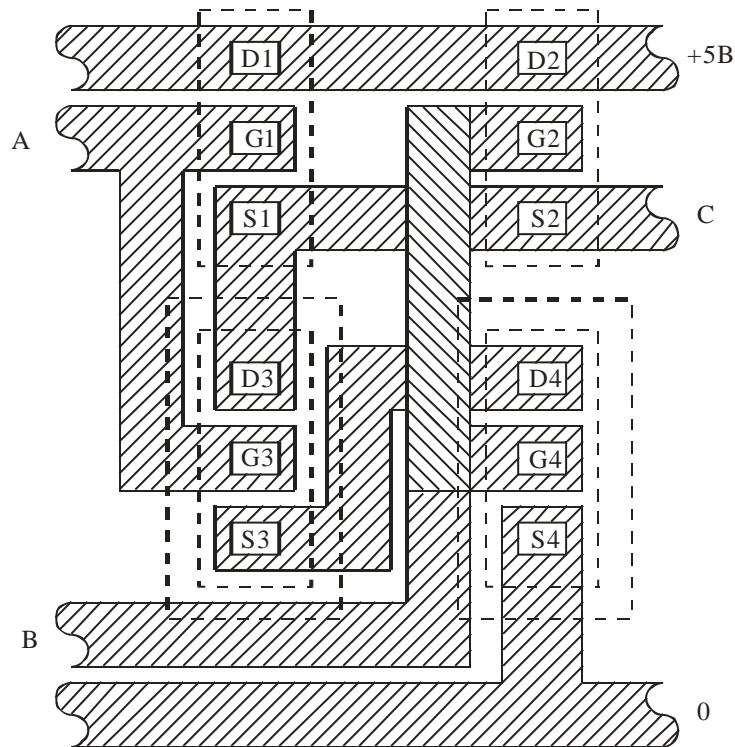


Рис.16

1.4. Основные этапы проектирования схем и систем

Кратко рассмотрим последовательность проектирования схемы на примере микропроцессора как одной из наиболее сложных систем. Конечной целью проектирования любой схемы является ее топология. Последняя проектируется на основе электрической схемы и является физической реализацией этой схемы. Однако разработка микропроцессора сразу в виде электрической схемы практически невозможна в силу колоссальной сложности задачи. В этом случае применяют иерархическое нисходящее проектирование, включающее следующие этапы:

- подготовка технического задания (ТЗ) на схему;
- системный уровень;
- функционально-логический уровень;
- схемотехнический уровень;
- этап проектирования топологии.

Подготовка ТЗ – первый и очень ответственный этап. От качества его подготовки зависит качество проекта, а нередко и возможность создания ИС. Техническое задание это документ, содержащий все основные технические характеристики будущей схемы. Далее идет сам процесс проектирования, содержащий упомянутые этапы.

На каждом этапе в принципе решаются две основные задачи – задача синтеза и задача анализа. Синтез означает построение схемы (блок-схемы для системного уровня, логической схемы для функционально-логического уровня, схемы электрической для схемотехнического уровня, топологии для топологического уровня) блока ИС или всей ИС, решающей поставленную задачу. Синтез – это творческий процесс, который во многих случаях трудно формализуем. Если же это удастся сделать, то автоматический синтез как правило дает решения, очень далекие от оптимального. Поэтому синтез во многих случаях выполняется вручную, либо выполняется ручная доработка решений, полученных автоматическим (программным) синтезом.

Вмешательство человека в процесс проектирования позволяет получить новые или нетрадиционные решения, имеющие высокую степень оптимальности. Однако человеку свойственно ошибаться, поэтому любые решения, принятые разработчиком, необходимо

проверить. В этом и состоит задача анализа. В этом случае применение современных САПР играет решающую роль. Без использования таких САПР проектирование ИС класса Intel Core i7 980X Extreme Edition было бы невозможным.

Отметим еще одну особенность каждого этапа процесса проектирования. Уровень сложности анализируемого объекта и уровень детализации описания частей, составляющих объект проектирования, определяются возможностями проектировщика или группы проектировщиков, а так же техническими характеристиками САПР и используемой вычислительной техники. Однако, сколь бы ни были опытны разработчики, использующие самые современные САПР на очень производительной технике, уровень сложности и детализации обязательно будет ограничен. Например, современные программы схемотехнического моделирования позволяют рассчитать поведение электрической схемы, содержащей до нескольких сотен тысяч транзисторов. Однако проанализировать результаты такого расчета практически невозможно. Поэтому разработчики должны сначала применить средства, позволяющие представить такую схему в виде нескольких десятков блоков и рассмотреть их взаимодействие, не вдаваясь в детали работы каждого блока. Это позволит определить требования к каждому блоку. Далее переходят к разработке отдельного блока, но при этом детализация его описания более подробной. Такую процедуру повторяют, если есть необходимость, несколько раз.

Первый этап последовательности проектирования микропроцессора – разработка его архитектуры (системный уровень). При этом выделяются крупные блоки схемы, выполняющие определенные операции или преобразования, необходимые для выполнения любой команды процессора, разрабатывается алгоритм их совместной работы. Проверка работоспособности предложенной структуры процессора выполняется с помощью специальных алгоритмических языков и соответствующих программных средств, позволяющих достаточно детально описать архитектуру процессора и отладить взаимодействие всех его блоков. Примером такого языка является VHDL (Very high speed integrated circuits Hardware Description Language), который является фактически международным стандартом. Большинство современных САПР цифровых систем позволяют описывать с его помощью и моделировать сложные цифровые системы.

По результатам реализации системного уровня готовятся частные технические задания (ЧТЗ) на отдельные блоки схемы и далее ее разработка ведется параллельно несколькими группами разработчиков, занимающимися каждым из блоков. Если блок очень сложен, на этом этапе тоже можно говорить об архитектуре блока и использовать язык VHDL. Если же блок достаточно прост, разработчик строит (синтезирует) его логическую схему и проверяет ее с помощью программ логического моделирования. Логическая схема включает цифровые элементы разной степени сложности. Это могут быть как простейшие логические элементы типа И-НЕ, ИЛИ-НЕ и им подобные, так и более сложные блоки типа триггеров, сумматоров, умножителей, счетчиков, регистров и т.п. Элементом схемы может быть достаточно сложное цифровое устройство, необходимо чтобы моделирующая программа включала модель этого устройства, а база данных САПР – параметры его модели. Это функционально-логический уровень.

Следующий этап – проектирование и расчет электрической схемы (схемотехнический уровень). Схемотехнические решения, реализующие элементы логической схемы, известны. Поэтому, казалось бы, достаточно в логическую схему “вставить” соответствующие электрические блоки и получим требуемую электрическую схему. В принципе это правильно, поэтому не редко именно таким образом синтезируется требуемая электрическая схема. Однако при этом могут появиться чисто схемотехнические ошибки, поэтому нужно провести схемотехнический анализ полученной схемы или некоторых наиболее ответственных ее частей. Например, к выходу некоторого элемента логической схемы может быть подключено большое число (40-50) входов других элементов. С точки зрения логики работы схемы все хорошо, однако если нагрузочная способность этого элемента равна 10, то такая электрическая схема работать не будет. Необходимо, либо снизить нагрузку на один элемент, включив несколько

стандартных элементов параллельно (если это возможно), либо использовать элемент повышенной мощности. Могут быть и другие ошибки, которые можно выявить только при схемотехническом расчете. Такой расчет в некоторых случаях позволяет выполнить оптимизацию электрической схемы. Если, например, программа логического моделирования, кроме самого процесса моделирования, проверяет еще и нагрузку на выходах элементов, в упомянутом примере она потребует вставить (или выполнит это автоматически) элемент повышенной мощности. Но если превышение нагрузки невелико, 12 вместо 10, то можно оставить исходный стандартный элемент, несколько увеличив мощность выходных транзисторов.

Проектирование топологии – завершающий этап разработки БИС. При этом необходимо разместить на площади кремниевой пластины все элементы микросхемы (транзисторы, диоды, резисторы, конденсаторы) и соединить их в единую схему с помощью “интегральных проводов”. Если учесть, что современный микропроцессор содержит миллиарды транзисторов, становится ясно, что проектирование такой топологии чрезвычайно сложная задача. В принципе, она разбивается на две подзадачи — размещение элементов в площади кристалла и трассировка схемы (прокладка всех “проводов”, соединяющих элементы в схему). Однако такое разбиение условно, оно используется только при создании программ размещения и трассировки, т.к. при плохом размещении получится плохая трассировка, либо, что чаще всего и происходит, растрассировать схему не удастся вовсе. Поэтому, хотя программа размещения и работает до программы трассировки, в ней, при оценке качества размещения используются критерии, учитывающие последующую трассировку.

Отметим, что задачи автоматического размещения и трассировки – это задачи синтеза. Как и многие аналогичные задачи, они не имеют строгого решения, либо такое решение невозможно получить за требуемое время. Поэтому здесь широко используются эвристические алгоритмы, которые обеспечивают невысокое качество решения (площадь кристалла получается очень большой, не все трассы удастся проложить). Это приводит к необходимости проведения “ручной” доработки топологии, которая выполняется за экраном дисплея. Это интерактивный метод проектирования топологии. При использовании этого метода в качестве основного инструмента проектирования разработчику предоставляется удобное средство обработки графической информации – графический редактор. Благодаря этому процесс корректировки или создания топологических чертежей ИС сводится к многократному применению процедур ввода и редактирования геометрических фигур, а роль компьютера – к обеспечению надежного способа хранения, удобного отображения и оперативного изменения описания чертежей топологических слоев.

Проектирование топологии тоже выполняется иерархически. Причем здесь применяется как нисходящее, так и восходящее проектирование. Еще на этапе подготовки ТЗ в него включается план кристалла. Форма кристалла прямоугольная и в ТЗ указывают предполагаемые размеры кристалла. Кроме того, площадь кристалла разбивается на части, которые будут содержать отдельные блоки кристалла. Указываются также участки периметра каждой части, через которые будут проходить проводники, соединяющие отдельные блоки процессора. Естественно, все эти параметры оценочные и в процессе проектирования они могут изменяться.

При проектировании топологии отдельного блока его площадь тоже разбивают на участки, где будут располагаться элементы блока, которые, в свою очередь, тоже можно разбить на части. Наконец доходим до того уровня, когда необходимо в площади небольшого участка схемы разместить несколько десятков транзисторов и связать их друг с другом в единую электрическую схему небольшого блока. Такая задача решается относительно просто современными средствами САПР. Но спускаться на такой уровень приходится не часто. Дело в том, что разработкой такой сложной системы как микропроцессор занимаются фирмы, имеющие очень большой опыт работы в этой области. И в базах данных САПР таких фирм хранится, например, топология самых

разных блоков ранее созданных микропроцессоров. Естественно, при создании нового устройства можно использовать уже готовую топологию различных частей нового процессора. Кроме того, еще до подготовки ТЗ на микросхему, проводились несколько поисковых и прикладных научно-исследовательских работ (НИР), в ходе которых разрабатывались и проверялись все новые идеи, реализованные в новом процессоре. Во многих случаях такая проверка не ограничивалась моделированием. Какие то блоки нового устройства выполнялись в кремнии. Их топологию тоже можно использовать.

После того, как спроектирована топология блока или всего устройства, ее необходимо проверить. Прежде всего, проверяются конструктивно-технологические ограничения (КТО). Это зазоры (расстояния) между отдельными элементами топологии. Если, например, в силу специфики технологии изготовления ИС нельзя сделать проводник, соединяющий элементы схемы, шириной менее 0,25 мкм, необходимо проверить все проводники ИС или хотя бы того участка, который дорабатывался вручную. Минимальное расстояние между двумя соседними проводниками тоже, например, ограничено размером 0,25 мкм. Совокупность таких параметров называется также проектными нормами. В этом случае говорят, что схема спроектирована по 0,25 мкм проектным нормам или 0,25 мкм технологии. Следует подчеркнуть, что в упомянутом примере это не означает, что все минимальные зазоры будут равны 0,25 мкм. В других местах они могут равняться 0,3 мкм, 0,35 мкм и т.д.

Следующий вид контроля, проверка правильности реализации электрической схемы в топологии. Если топология изменялась вручную достаточно серьезно, например транзистор или целый блок были перемещены в другое место и/или повернуты, нужно обязательно проверить результирующую электрическую схему. Для этого из топологии блока восстанавливается его электрическая схема и сверяется с ее аналогом, который был получен до проектирования топологии и в ней был реализован.

Следующий вид контроля может потребовать повторного проведения схемотехнических расчетов и даже логического моделирования. На всех предыдущих этапах анализ выполнялся в предположении, что связи (провода), соединяющие элементы схемы, являются идеальными, т.е. их длина равна нулю. Это значит, что в любой момент времени в любой точке провода потенциал (логический уровень) одинаков. Такое предположение естественно, т.к. в тот момент ничего не известно о геометрических размерах проводников. Теперь размеры проводов известны и по ним легко рассчитать сопротивление и емкость связей, а следовательно и задержку в распространении сигналов. Поэтому этап проектирования топологии оказывается тесно увязан с этапом проектирования электрической схемы и оба этих этапа фактически выполняются одновременно одним разработчиком. При этом он может оценивать величину задержки еще до того, как спроектирована вся топология блока, но уже проведены некоторые наиболее критичные связи. Здесь же он оценивает электрическую мощность, передаваемую по цепям питания, и в нужных местах увеличивает ширину питающих проводников.

Важную роль в процессе проектирования играют библиотеки проектирования. Решение задач анализа на системном, функционально-логическом и схемотехническом уровнях представляют собой математическое моделирование соответствующих объектов. Для этого в моделирующих системах запрограммированы (“зашиты”) модели элементов схемы. Это логические выражения для логических элементов и аналитические зависимости токов от напряжений для схемотехнических элементов. Каждая такая модель описывает целый набор элементов. Например, модель Гуммеля-Пуна описывает поведение огромного числа биполярных транзисторов. Но для того, чтобы с ее помощью правильно рассчитать ВАХ конкретного транзистора, нужно знать полный набор его схемотехнических параметров. Эти числа моделирующей программой подставляются в формулы модели, по которым она рассчитывает токи. Такие параметры хранятся в библиотеках проектирования. Там же хранится топология, функциональная схема, временные и электрические параметры готовых блоков схемы.

Последовательность разработки сложной системы цифровой обработки информации в виде схемы на дискретных элементах (среди них может быть и микропроцессор) аналогична. Крупным блоком будет шкаф (стойка), содержащая сотни печатных плат (ПП), распределенных по панелям. Панель — блок более низкого уровня, печатная плата — тоже. Проектирование топологии ПП не имеет принципиальных отличий от процесса разработки топологии ИС (как правило это более простая задача).

Разработка аналого-цифровых ИС и систем на дискретных элементах включают схемотехническое моделирование аналоговой части и блоков аналого-цифрового преобразования и рассмотренную выше последовательность проектирования цифровой части. Проектирование чисто аналоговых схем (радиоприемник, телевизор, магнитофон) включает ряд специальных расчетов, которые, однако, относятся к области схемотехнического моделирования.