

# ИССЛЕДОВАНИЕ ФУНКЦИОНАЛЬНОГО НАПОЛНЕНИЯ СИСТЕМ МОДЕЛИРОВАНИЯ ПРОМЫШЛЕННОГО НАЗНАЧЕНИЯ

---

Л. А. Золоторевич

*Белорусский государственный университет*

*Минск, Беларусь*

*E-mail: zolotorevichla@bsu.by*

Рассматриваются вопросы привлечения студентов для исследования функционального наполнения и точности моделирования объектов в фирменных системах промышленного назначения на примере системы моделирования изделий микроэлектроники ModelSim 5.7f фирмы Mentor Graphics.

Ключевые слова: моделирование, верификация, VHDL.

Широкое применение в наукоемких отраслях промышленности фирменных зарубежных программных средств проектирования требует проведения глубоких исследований для определения областей и путей их наиболее эффективного использования. Очевидно, что для осознанного применения зарубежных САПР необходимо знать, какие модели реализуются в конкретном средстве, какие особенности заложенного в данном средстве маршрута проектирования необходимо учитывать при решении конкретных задач. Как правило, указанные проблемы возлагаются на каждого специалиста и решаются на уровне его собственной эрудиции. Решение этих задач осложняется большим объемом документации, многословностью, нежеланием фирм-разработчиков предоставлять пользователям информацию, которая определяет пути дальнейшего совершенствования системы.

Приводятся результаты исследования точности моделирования в системе ModelSim 5.7f фирмы Mentor Graphics, проведенного студентами при выполнении лабораторных и курсовых работ.

Одним из наиболее критичных экономических показателей в современной микроэлектронике является время проектирования изделия, которое существенно определяет время выхода изделия на рынок. Более половины временных затрат на проектирование приходится на решение задач верификации проектов. Задача верификации проектов на основе методов формальной верификации осложняется чрезмерной сложностью спецификаций функционально сложных цифровых систем. Как правило, под формализацией какого-то описания системы понимается построение спецификации, позволяющей получать численные или символические однозначно интерпретируемые характеристики протекающих в системе процессов. Формальная верификация проектов цифровых систем – это возможность получения однозначного ответа о корректности системы, имея лишь некоторое формальное описание результатов проектирования и исходной спецификации. При этом под «формальностью» понимается то, что между символами, которые описывают спецификацию, существуют только явно описанные по тем или иным формальным правилам связи.

Иными словами, в основе всех алгоритмов формальной верификации лежат те или иные алгоритмы анализа логических условий, в терминах которых описаны условия корректности. К сожалению, алгоритмы формальной верификации связаны с большим перебором и чаще всего при их реализации не удается избежать «комбинаторного взрыва». Кроме того, задача формализации описания зачастую представляет собой отдельную тяжело решаемую на практике задачу. Поэтому до настоящего времени верификация проектов основывается на моделировании. В связи с этим для повышения эффективности верификации проектов сложных цифровых систем на разных уровнях проектирования требуется развитие как практически пригодных методов и средств моделирования, так и теоретической базы для формальной верификации.

Используемые для верификации проектов средства должны позволять при переходе от одного уровня к другому проверить соответствие поведения проектируемого объекта желаемому (а также соответствие проектов по некоторым другим заданным критериям). При проверке «правильности поведения» необходимо учитывать все те аспекты функционирования объекта, которые влияют на детерминированность переходов и функциональную устойчивость устройства.

Разработка маршрута проектирования предполагает наличие не только программных средств моделирования, но и результатов их исследования как с точки зрения затрат вычислительных ресурсов, так и точности получаемых моделей. При выборе и/или разработке средств моделирования для решения проблем верификации цифровых систем необходимо обеспечить основной аспект – требуемую точность получаемых результатов моделирования с учетом конструктивно-технологических факторов и дестабилизирующего воздействия внешней среды, а также получить множество моделируемых входных состояний, способных обеспечить полную проверку правильности функционирования системы относительно некоторой имеющейся спецификации.

При разработке технологии проектирования, а также при разработке конкретного проекта важно знать возможности базовых методов и механизмов, реализованных в используемых программных системах моделирования, чтобы определить область их наиболее эффективного применения и сократить сроки проектирования. В литературе известны методы и алгоритмы моделирования, разработанные для применения на функционально-логическом уровне [1–8]. Но для того чтобы осознанно применять определенное программное средство и получать требуемую точность моделирования, необходимо знать, какие методы и алгоритмы реализованы в данном средстве.

Применение приобретаемых для использования фирменных систем проектирования изделий микроэлектроники сопряжено с рядом трудностей, которые необходимо преодолевать на этапе разработки собственной технологии (маршрута) проектирования. Указанные трудности обусловлены тем, что система проектирования представляет собой наукоемкий продукт, описание которого, как правило, расплывчато, многословно и мало пригодно для быстрого практического освоения и применения. Кроме того, в документации практически отсутствует описание реализованных методов и алгоритмов построения моделей. Поэтому для определения областей эффективного применения фирменных зарубежных систем требуется их тщательное исследование с целью определения базовых методов, выяснения точности получаемых моделей и уточнения маршрута проектирования.

В настоящее время наиболее распространенной программной системой моделирования цифровых систем на основе использования языка VHDL является система ModelSim фирмы Mentor Graphics. Ниже приведены некоторые особенности, которые необходимо учитывать при отработке проекта в среде данной системы на этапе функционально-

логического описания объекта, когда важно правильно интерпретировать результаты моделирования проектируемого объекта с учетом имеющихся возможностей учета задержек компонентов. Очевидно, что описание объекта на любом уровне включает описание блоков разной функциональной сложности. Из теории цифровых систем известно, что существенное влияние на правильность отработки заданной функции оказывают состязания сигналов в линиях связи и их последствия. Известно также, что для успешного решения проблемы моделирования состязаний применяются методы многозначного моделирования с учетом номинальных значений задержек компонентов устройства и линий связи.

При моделировании цифровых объектов на основе использования языка VHDL для описания сигнала применяется восьмизначный алфавит моделирования

$$B = \{U, 0, 1, X, L, H, W, Z\}.$$

Здесь  $U$  – состояние начальной неопределенности, символы  $\{0, 1, X\}$  означают состояния сильных сигналов  $0$ ,  $1$  и «не определено», а также символы  $\{L, H, W\}$  слабых сигналов соответственно.

Имеется возможность описания задержек сигналов. Однако точность моделирования существенно зависит от того, какие использованы методы моделирования и как реализуются указанные выше языковые возможности в соответствующем инструментальном средстве.

Рассматривается механизм моделирования в системе ModelSim 5.7f простейшего трехходового вентильного элемента OR с учетом инерционной задержки  $t$ -элемента, равной его простой (транспортной) составляющей. Показано, что рассматриваемая система моделирования не имеет возможности адаптации к реальным условиям применения, и полученные результаты моделирования могут не соответствовать реальному поведению элемента. Для уточнения заложенного механизма при адаптации программы моделирования к конкретным условиям требуется проведение физического эксперимента в рамках применяемой технологии производства. Недооценка данного момента при моделировании может повлечь определенные трудности при работе с проектом.

На примере показывается, что в программе ModelSim 5.7f может возникать неточность результатов при моделировании объектов с повторно-сходящимися ветвлениями из-за того, что не учитываются некоторые особенности моделирования элементов повторно-сходящихся ветвлений. В литературе известны более точные методы моделирования подобных схем, не реализованные в рассматриваемой программной системе.

Рассматриваются особенности моделирования с использованием модели «дельта-задержки». При моделировании цифрового объекта на этапе верификации проекта даже на рабочих входных воздействиях возможны разные сочетания сигналов на входах компонентов из-за несогласованности задержек распространения сигналов в линиях связи и появления критических состязаний. Показан пример, когда полученная временная диаграмма не отражает истинного конечного состояния элемента памяти. При задании единичной задержки сигнала на элементе результат моделирования оказывается правильным. Таким образом, результаты моделирования оказываются качественно разными в зависимости от того, задержка сигнала применяется по умолчанию как бесконечно малая величина или в проекте задается единичное значение задержки. При «потокосом» описании схем с обратными связями необходимо задать хотя бы единичную задержку элементам, если не известно ее номинальное значение, и результат моделирования будет более адекватным, чем при использовании модели «дельта-задержки» сигнала на элементе.

В результате проведенных исследований сделаны следующие выводы:

**1.** Система ModelSim 5.7f позволяет моделировать в девятизначной логике структурные представления цифровых объектов с учетом номинальных значений задержек (но не разбросов задержек) компонентов. Нет возможности моделирования объекта в реальном спектре значений задержек компонентов и линий связи, что не позволяет эффективно решать некоторые задачи верификации до разработки топологического проекта.

**2.** При моделировании может возникать неточность результатов из-за того, что не учитываются некоторые особенности моделирования элементов повторно-сходящихся ветвлений.

**3.** Модели компонентов основываются на вынесении сосредоточенной задержки к выходам компонента. Это не позволяет непосредственным образом промоделировать задержку, приписанную к некоторому входно-выходному тракту передачи информации, а также адаптировать механизм высокочастотной отсечки сигнала к разным условиям применения.

**4.** Как в языке VHDL, так и в системе ModelSim не предусмотрена возможность моделирования устройств на переключательном уровне. Высокая актуальность этой задачи подтверждает целесообразность комплексирования средств проектирования.

**5.** В системе ModelSim нет возможности простым образом, без написания отдельного программного блока, называемого испытательным стендом, организовать процесс подачи на моделируемую схему входных воздействий (известных или случайных).

**6.** Система ModelSim предназначена для моделирования при верификации проектов, но не позволяет эффективно моделировать объект на этапе разработки средств диагностирования. В ней нет возможностей для эффективного моделирования неисправностей и, значит, для решения задачи генерации и анализа тестов контроля.

## ЛИТЕРАТУРА

1. *Eichelberger, E. B.* Hazard detection in combinational and sequential switching circuits / E. B. Eichelberger // IBM Journ. Res. and Dev. – 1965. – Vol. 9, № 2. – P. 90–99.
2. *Биргер, А. Г.* Метод моделирования дискретных устройств / А. Г. Биргер // Автоматика и телемеханика. – 1981. – № 1. – С. 138–144.
3. *Золоторевич, Л. А.* Определение длительности переходного процесса в логических схемах / Л. А. Золоторевич // Автоматика и вычислительная техника. – 1977. – № 6.
4. *Золоторевич, Л. А.* Многозначное моделирование дискретных устройств без сходящихся ветвлений с учетом разбросов задержек на срабатывание логических элементов / Л. А. Золоторевич // Современные вычислительные и автоматизированные системы : сб. науч. тр. – Минск : БГУ, 1980.
5. *Золоторевич, Л. А.* Интервальная временная булева алгебра и ее применение для динамического анализа проектируемых устройств ЭВМ / Л. А. Золоторевич // Автоматика и вычислительная техника. – Рига, 1984. – № 4. – С. 81–88.
6. *Золоторевич, Л. А.* Интервальное моделирование цифровых устройств со сходящимися ветвлениями / Л. А. Золоторевич // Проблемные вопросы автоматизации производства и обработки информации : сб. науч. тр. – Минск : БГУ, 1987. – С. 93–103.
7. *Золоторевич, Л. А.* Разработка методов верификации СБИС и ППЭВМ на их основе / Л. А. Золоторевич // Тр. междунар. симпозиума INFO-89. – Минск, 1989. – Т. 2. – С. 115–120.
8. *Золоторевич, Л. А.* Исследование методов и средств верификации проектов и генерации тестов МЭС / Л. А. Золоторевич // Проблемы разработки перспективных микроэлектронных систем – 2006 : сб. науч. тр. / Всерос. науч.-техн. конф. – М. : ИППМ РАН, 2006. – С. 163–168.