

ОПЕРАТИВНОЕ ТЕСТИРОВАНИЕ МИКРОСХЕМ АЦП

**А.В. Лебедевский, В.А. Фираго, Н.В. Левкович,
К.И. Шулико, В.М. Слодинская**

ФРФикТ БГУ, Минск, Беларусь

E-mail: firago@bsu.by

Представлено устройство на основе микроконтроллера для оперативного тестирования статической передаточной характеристики микросхем АЦП поразрядного уравнивания. Описана схема тестирования и приведены полученные результаты для трех типов АЦП, приобретенных малыми партиями. Результаты показывают наличие отклонения реальных параметров протестированных АЦП от заявленных в документации.

Ключевые слова: микропроцессорные системы; АЦП; тестирование; ШИМ.

ВВЕДЕНИЕ

Многим разработчикам при регистрации аналоговых сигналов приходится сталкиваться с проблемой выбора микросхемы АЦП с необходимыми параметрами и ее последующего тестирования. В документации на микросхемы АЦП приводится полный перечень их параметров, в том числе и максимальная частота выборок. Из них обобщающей характеристикой, описывающей основные свойства конкретной микросхемы АЦП, является статическая передаточная характеристика. Она позволяет оценить основные параметры АЦП: дифференциальную и интегральную нелинейности преобразования. В документации на широко используемые 12-ти и 16-ти разрядные микросхемы АЦП последовательного приближения дифференциальная нелинейность обычно меньше младшего уровня преобразования, а интегральная – не более одного-двух уровней.

При приобретении небольших партий АЦП приходится сталкиваться с несоответствием параметров АЦП, заявляемым в документации, поскольку частные продавцы не тестируют поставляемые компоненты. Поэтому актуально иметь простое микропроцессорное устройство, позволяющее проводить оценку соответствия измеряемой статистической характеристики тестируемой микросхемы АЦП параметрам, приводимым в ее документации.

УСТРОЙСТВО ТЕСТИРОВАНИЯ НА МИКРОКОНТРОЛЛЕРЕ STM32F103C8T6

При оценке интегральной нелинейности АЦП приходится сталкиваться с проблемой формирования пилообразного сигнала с высокой линейностью. Применение микросхем ЦАП в этом случае нежелательно, поскольку они имеют свою нелинейность преобразования. Поэтому целесообразно формировать нарастающий и спадающий фронты тестирующего

сигнала с помощью ЦАП на основе схемы широтно-импульсной модуляции (ШИМ), имеющейся в большинстве микроконтроллеров.

Подходящей для создания микропроцессорного устройства тестирования АЦП является плата отладки Blue Pill, использующая микроконтроллер STM32F103C8T6 от компании STM32. Тактовая частота используемого в ней микропроцессора составляет $f_c = 72$ МГц, что позволяет формировать с помощью ШИМ 14-разрядный трапециевидный тестирующий сигнал с высокой линейностью фронтов нарастания и спада за приемлемый интервал времени. Формируя с помощью 14-ти разрядной ШИМ трапециевидный сигнал, можно обеспечить длительность периодов фронтов нарастания или спада, равную $\tau_\phi = 2^{28} / f_c \approx 3,73$ с.

Недостатком такого решения является необходимость применения четырехзвенного низкочастотного RC фильтра. Расчеты показывают что при использовании номиналов $R = 62$ кОм и $C = 10$ нФ, граничная частота этого фильтра составляет 30 Гц, ослабление на частоте формирования ШИМ $f_{\text{ШИМ}} = 4394,53125$ Гц примерно 99 дБ, а фазовый сдвиг на частоте 0,26822 Гц, соответствующей периоду формирования пилю, около $0,6^\circ$. Максимальная амплитуда первой гармоники с частотой $f_{\text{ШИМ}}$, которая формируется на выходе этого фильтра около 25 мкВ, что достаточно для оперативного тестирования микросхем АЦП. Но возникают небольшие задержки фронтов нарастания и спада.

Для снижения времени тестирования АЦП частоту формирования одного шага ШИМ-сигнала необходимо выдерживать максимально возможной, т. е. до тактовой частоты микроконтроллера f_c . В таймерах микроконтроллеров STM32 реализована аппаратная поддержка генерации ШИМ-сигнала, используя которую можно генерировать трапециевидный сигнал.

Для обеспечения непрерывного измерения и непрерывной передачи данных используется двойная буферизация, при которой на микроконтроллере используются два буфера, в один из которых информация помещается, а другой в это время передается на ПК. При завершении записи в первый буфер их роли меняются местами и процесс повторяется заново. Поскольку время изменения их ролей незначительно (порядка нескольких сотен наносекунд), невынужденных задержек не наблюдается.

Для контроля стабильности работы программы, вместе с отправляемыми кодами АЦП на верхний уровень передается интервал времени (с микросекундной точностью [1]), потребовавшегося на заполнение буфера. Используя эти интервалы, можно измерять частоту съема данных. Экспериментально установлено, что микроконтроллер выдерживает заданную частоту $f_c / 2^{14} = 4394,53125$ Гц с неопределенностью менее 10 мГц.

РЕЗУЛЬТАТЫ ТЕСТИРОВАНИЯ МИКРОСХЕМ АЦП

Исследовались три типа АЦП последовательного приближения. Были выбраны 12-разрядный МСР3201-С и 16-ти разрядный AD7683 с частотой выборок до 100 кГц. В качестве третьего образца использовался 12-разрядный АЦП, встроенный в микропроцессор STM32F103C8T6. Все они запитывались от стабилизированного источника напряжения +3,3 В. Поэтому цена младшего разряда преобразования составила около 0,8 мВ для 12-ти разрядных и 50 мкВ для 16-ти разрядных АЦП.

Для снижения влияния помех рекомендуется использовать дифференциальный вход АЦП, что усложняет схему. Поэтому с целью тестирования в условиях, приближенных к реально используемым на практике, сформированный трапециевидный сигнал подавался на неинвертирующий вход АЦП, а инвертирующий заземлялся. Никаких специальных мер по снижению наводок от работающей платы Blue Pill не предпринималось. Частота выборок АЦП была согласована с частотой формирования ШИМ $f_c / 2^{14}$, поэтому требования теоремы Котельникова не выполнялись, что приводит к возрастанию влияния на результаты исследований помех и шума. Особенно это заметно, как следует из рис. 1, при динамическом изменении входного сигнала. Шумовая компонента растет по мере возрастания входного напряжения. Но для МСР3201-С дифференциальная нелинейность ΔD_d не превышает 1-2 уровней преобразования АЦП. У встроенного АЦП ΔD_d гораздо хуже (около 20 уровней) из-за тактовых наводок. Сильное влияние помех на ΔD_d (около 60 уровней) наблюдается и для AD7683, что указывает на необходимость обязательного использования для 16-ти разрядных АЦП дифференциального входа.

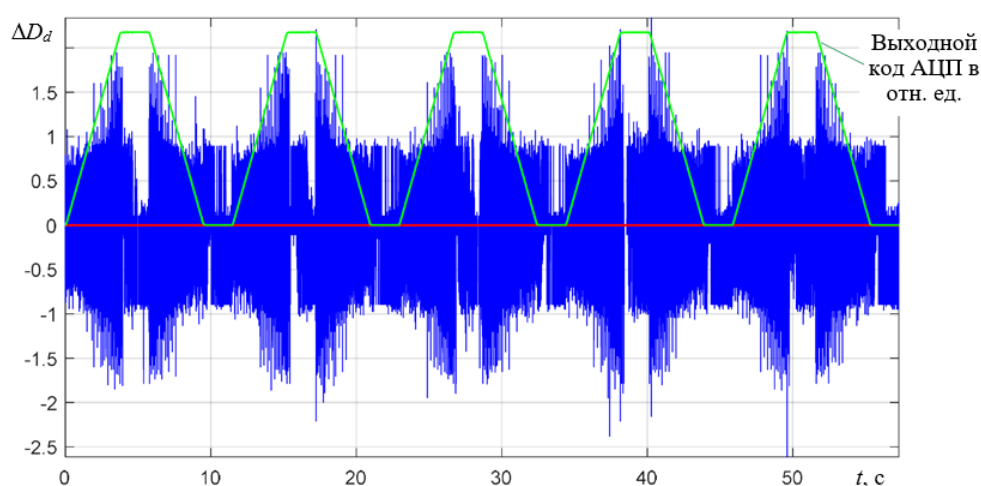


Рис. 1. Результаты исследования дифференциальной нелинейности АЦП МСР3201-С для 5-ти периодов трапециевидного входного сигнала

Интегральную нелинейность $\Delta D_I(D)$ определять сложнее, поскольку наблюдаемая задержка формирования трапецевидного сигнала из-за фазового сдвига применяемого НЧ фильтра вносит существенное смещение в получаемые на начальном интервале фронта (0–300) значения ΔD_I . Если их отбрасывать, полученные для МСР3201-С значения ΔD_I , как видно из рис. 2, примерно совпадают с заявленными в документации.

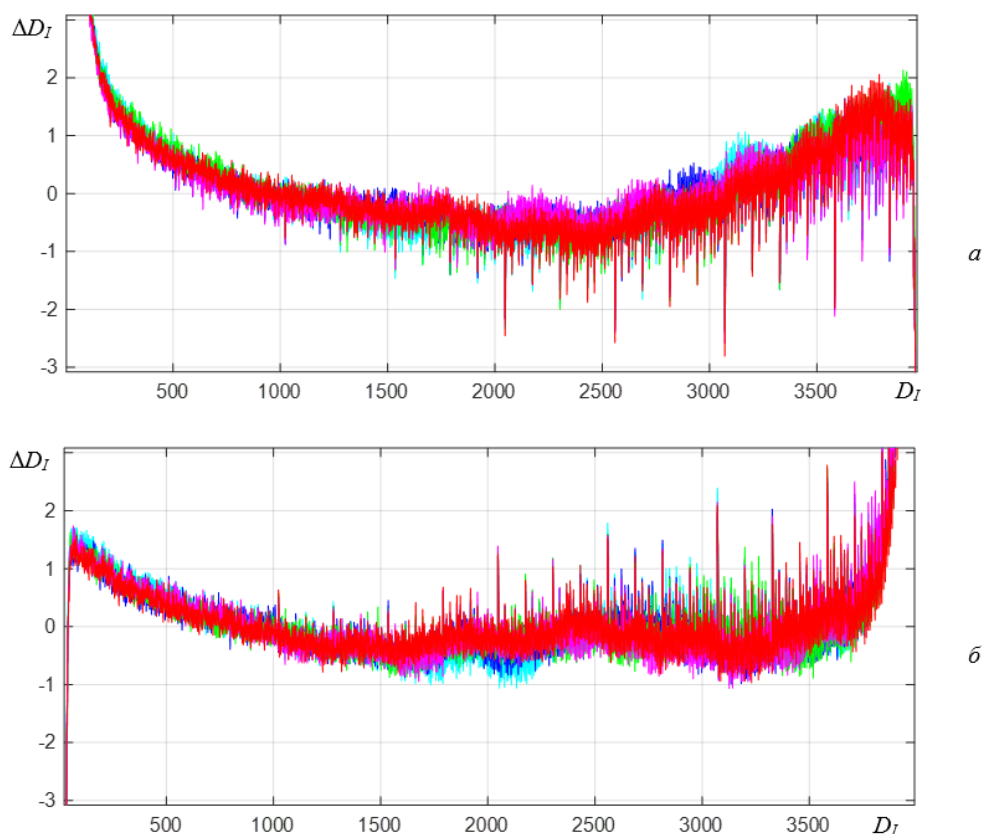


Рис. 2. Результаты исследования интегральной нелинейности МСР3201-С при нарастающем (а) и падающем (б) фронтах трапецевидного сигнала

Отклонения $\Delta D_I(D)$ для АЦП, встроенного в STM32, составила около 5 уровней преобразования, что меньше влияния помеховой компоненты (около 36 уровней), создаваемой тактовыми наводками работающей платы Blue Pill. При применяемой схеме включения AD7683 получаемые зависимости $\Delta D_I(D)$ гораздо хуже (максимальное отклонение достигает 40 уровней), чем заявленные в документации.

БИБЛИОГРАФИЧЕСКИЕ ССЫЛКИ

1. Cortex-M3 Technical Reference Manual r2p0 [Электронный ресурс]. URL: <https://developer.arm.com/documentation/ddi0337/h/data-watchpoint-and-trace-unit/about-the-dwt> (дата обращения: 30.03.2024).