


БЕЛОРУССКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ

УТВЕРЖДАЮ

Проректор по учебной работе и
образовательным инновациям

 О. Е. Прохоренко

«08» июля 2022 г.

Регистрационный № УД – 11601/уч.

ОСНОВЫ МАТЕМАТИЧЕСКОЙ ЭЛЕКТРОНИКИ

Учебная программа учреждения высшего образования
по учебной дисциплине для специальности:

1 - 31 03 01 Математика (по направлениям)

Направление специальности:

**1 - 31 03 01 - 04 Математика (научно-конструкторская
деятельность)**


2022 г.

Учебная программа составлена на основе ОСВО 1-31 03 01-2021, типового учебного плана № G31-1-011/пр-тип. от 31.03.2021 и учебного плана № G31-1-018/уч. от 25.05.2021.

СОСТАВИТЕЛЬ:

С.Е. Бухтояров, доцент кафедры математической кибернетики Белорусского государственного университета, кандидат физико-математических наук, доцент.

РЕЦЕНЗЕНТ:

М.И. Вашкевич, доцент кафедры электронных вычислительных средств Белорусского государственного университета информатики и радиоэлектроники, доктор технических наук, доцент.

РЕКОМЕНДОВАНА К УТВЕРЖДЕНИЮ:

Кафедрой математической кибернетики Белорусского государственного университета
(протокол № 10 от 25.05.2022);

Научно-методическим советом Белорусского государственного университета
(протокол № 6 от 29.06.2022).

Заведующий кафедрой
математической кибернетики _____ А. Л. Гладков

ПОЯСНИТЕЛЬНАЯ ЗАПИСКА

Настоящее время характеризуется все более и более широким использованием различных универсальных и специализированных систем обработки информации в научной и производственной деятельности, в сфере организации досуга и в быту.

В соответствии с этим в мировом сообществе проблемы разработки сложных программно-аппаратных систем обработки данных, а соответственно, и подготовки нового поколения специалистов, способных успешно решать их, отнесены к наиболее актуальным проблемам современности. Принято считать, что специалисты этого профиля в ближайшее время станут наиболее востребованными в современном обществе.

Для Республики Беларусь создание сложных наукоемких аппаратно-программных систем является одним из наиболее перспективных способов увеличения национального валового продукта.

Цели и задачи учебной дисциплины

Целью учебной дисциплины «Основы математической электроники» является обучение студентов физико-математическим основам реализации в современных аппаратно-программных «Системах на Кристалле» логических и арифметических преобразований, коммутации и хранения данных, представленных в цифровом и аналоговом виде.

Развивающей целью учебной дисциплины является формирование у студентов навыков анализа и построения электрических схем и цепей обработки сигналов.

Воспитательной целью учебной дисциплины является формирование у студентов математической и технической культуры, а также стремления к получению знаний в области электроники и схемотехники.

Основными задачами, решаемыми в рамках изучения дисциплины «Основы математической электроники», являются изучение физико-математических основ построения электронных устройств обработки информации и приобретение навыков проектирования схем в специализированных программах.

Место учебной дисциплины в системе подготовки специалиста с высшим образованием: учебная дисциплина относится к модулю «Математическая электроника» компонента учреждения высшего образования.

Связи с другими учебными дисциплинами.

Изложение дисциплины базируется на знаниях, полученных студентами при изучении таких дисциплин как «Введение в специальность», «Дискретная математика и теория графов», «Теория булевых функций», «Физические основы электроники», «Теория электрических цепей и сигналов», «Технология электроники». В свою очередь знания, полученные при ее изучении, являются

основой для последующего изучения дисциплин «Языки описания программно-аппаратных систем», «Схемотехника», «Системотехника аппаратно-программных систем», «САПР аппаратно-программных систем», а также ряда специальных дисциплин.

Требования к компетенциям

Освоение учебной дисциплины «Основы математической электроники» должно обеспечить формирование следующих универсальных, базовых профессиональных и специализированных компетенций.

универсальные компетенции:

- УК-1. Владеть основами исследовательской деятельности, осуществлять поиск, анализ и синтез информации;
- УК-4. Работать в команде, толерантно воспринимать социальные, этнические, конфессиональные, культурные и иные различия;
- УК-5. Быть способным к саморазвитию и совершенствованию в профессиональной деятельности;
- УК-6. Проявлять инициативу и адаптироваться к изменениям в профессиональной деятельности;

базовые профессиональные компетенции:

- БПК-4. Применять теоретические знания и навыки в самостоятельной исследовательской деятельности;

специализированные компетенции:

СК-8. Применять при проектировании аппаратно-программных систем знания об их электрических и схемотехнических особенностях функционирования.

В результате изучения дисциплины студент должен:

знать:

основные понятия, определения, математические и алгоритмические описания базовых процессов ввода, передачи, преобразования, хранения, коммутации, шифрации и дешифрации данных в цифровых и аналоговых аппаратно-программных системах обработки информации;

алгоритмы построения и электрические схемы основных компонентов цифровых и аналоговых аппаратно-программных систем обработки информации;

уметь: использовать полученные знания при проектировании цифровых логических схем;

владеть: навыками разработки схем и топологии в специализированных программах.

Структура учебной дисциплины

Учебная программа по дисциплине «Основы математической электроники» предназначена для студентов очной формы получения высшего образования по специальности 1-31 03 01 Математика (по направлениям), направление специальности 1-31 03 01-04 Математика (научно-конструкторская деятельность).

Всего на изучение учебной дисциплины «Основы математической электроники» отведено 102 часа в 4-м семестре, в том числе 68 аудиторных часов, из них: лекции – 34 часа, практические занятия – 28 часов, управляемая самостоятельная работа – 6 часов.

Трудоемкость учебной дисциплины составляет 3 зачетные единицы.

Форма текущей аттестации – экзамен.

СОДЕРЖАНИЕ УЧЕБНОГО МАТЕРИАЛА

Раздел 1. Физические и логические основы построения КМОП элементов.

Тема 1.1. Основы двоичной арифметики. Позиционные системы счисления. Восьмеричные и шестнадцатеричные числа. Преобразование позиционных систем счисления. Сложение и вычитание десятичных чисел. Представление отрицательных чисел. Прямой код со знаком. Дополнительный код. Обратный код. Сложение чисел в дополнительном коде. Переполнение. Вычитание чисел в дополнительном коде. Сложение и вычитание чисел в обратном коде. Двоичное умножение. Двоичное деление.

Тема 1.2. Принцип работы МОП транзистора. Последовательное и параллельное соединение МОП транзисторов. Концепция построения КМОП элементов. Схема и условное графическое обозначение (УГО) базовых логических элементов: NAND, AND, NOR, OR, XOR, XNOR, сложный КМОП элемент.

Тема 1.3. Тип данных `std_logic` в языке VHDL

Раздел 2. Комбинационные схемы.

Тема 2.1. Буфер с тремя состояниями. Общая шины с несколькими источниками сигнала. Варианты реализации буфера. Различные обозначения для (не)инвертированных выходов и управляющих сигналов.

Тема 2.2. Одноразрядные сумматоры. Сумматор. Полусумматор: две реализации. Полный сумматор: реализация на логических элементах, на транзисторах. Принцип работы, УГО для каждого типа.

Тема 2.3. Мультиплексор. Принцип работы, УГО. Четыре реализации: на ключах, на И-ИЛИ, на И-НЕ, на транзисторах. Нарастивание размерности. Мультиплексор как универсальный логический модуль (различные способы использования).

Тема 2.4. Дешифратор. Принцип работы, УГО. Способы построения: линейный, пирамидальный, прямоугольный. Нарастивание размерности.

Тема 2.5. Демультимплексор, шифратор, преобразователи кодов и цифровые компараторы.

Раздел 3. Динамические свойства КМОП схем.

Тема 3.1. Паразитные сопротивления и емкости проводников. Емкость проводников. Краевая (боковая/ fringe) емкость. Доминирование краевой емкости при малых ширинах проводника. Перекрестная емкость. Модель емкостей межсоединений. Сопротивление проводника. Сопротивление диффузий и поликремния. Силицид. Сопротивление межслойных переходов. Скин-эффект.

Тема 3.2. Модель проводника с сосредоточенными и распределенными параметрами. Задержка и постоянная времени RC. Аппроксимация задержки по формуле Элмора.

Тема 3.3. Инвертор. Переходная характеристика инвертора. Задержка инвертора. Транзистор как резистор (зависимость от геометрических и технологических параметров). Выходные емкости инвертора (внутренние, внешние), эффект Миллера.

Тема 3.4. Задержка линии инверторов (буферов). Задержка цепочки из двух инверторов, оптимальное значение размеров второго инвертора для минимизации задержки. Влияние масштабирования инвертора на его задержку. Оптимальное разветвление по выходу в цепочке инверторов.

Тема 3.5. Энергопотребление КМОП схем. Токи переключения, сквозного протекания и утечки. Суммарная мощность.

Раздел 4. Последовательностные КМОП устройства.

Тема 4.1. Защелки и триггеры. Ячейка хранения с двумя устойчивыми состояниями. Метастабильность ячейки памяти. Защелки и триггеры. Асинхронная RS защелка. Тактируемая RS защелка. D защелка. D триггер, переключающийся по фронту. Асинхронный сброс и установка в триггерах. D триггер с входом разрешения. D триггер с входом тестирования. T-триггер. JK триггер как универсальный триггер.

Тема 4.2. Регистры. Параллельные регистры. Последовательные (сдвигающие) регистры. Последовательно-параллельные и параллельно-последовательные регистры. Применение сдвигающего регистра для передачи данных, порядок следования битов.

Тема 4.3. Асинхронные двоичные счетчики. Классификация счетчиков. Двоичные счетчики. Асинхронные двоичные счетчики: суммирующие, вычитающие. Задержка переключения.

Тема 4.4. Синхронные счетчики с двоичным и произвольным модулем счета. Классификация счетчиков. Двоичные счетчики. Синхронные двоичные счетчики с последовательным переносом, с параллельным переносом. Счетчики с произвольным модулем счета. Счетчик с модификацией межразрядных связей. Счетчик с управляемым сбросом

Тема 4.5. Счетчики с недвоичным кодированием. Классификация счетчиков. Счетчики "1 из N". Распределители тактов. Счетчик Джонсона. Полиномиальные счетчики.

Тема 4.6. Цифровые автоматы. Автомат Мили. Автомат Мура.

УЧЕБНО-МЕТОДИЧЕСКАЯ КАРТА УЧЕБНОЙ ДИСЦИПЛИНЫ

Дневная форма получения образования с применением электронных средств обучения (ДО)

Номер раздела, темы	Название раздела, темы	Количество аудиторных часов					Количество часов УСР	Литература	Форма контроля знаний
		Лекции	Практические занятия	Семинарские занятия	Лабораторные занятия	Иное			
1	2	3	4	5	6	7	8	9	
1	Физические и логические основы построения КМОП элементов	6	6				2		Контрольная работа № 1 теме 1. Коллоквиум
1.1	Основы двоичной арифметики. Позиционные системы счисления. Восьмеричные и шестнадцатеричные числа. Преобразование позиционных систем счисления. Сложение и вычитание десятичных чисел. Представление отрицательных чисел. Прямой код со знаком. Дополнительный код. Обратный код. Сложение чисел в дополнительном коде. Переполнение. Вычитание чисел в дополнительном коде. Сложение и вычитание чисел в обратном коде. Двоичное умножение. Двоичное деление.	2						[1, 6, 9]	Устный опрос
1.2	Принцип работы МОП транзистора. Последовательное и параллельное соединение МОП транзисторов. Концепция построения КМОП элементов. Схема и условное графическое обозначение (УГО) базовых логических элементов: NAND, AND, NOR, OR, XOR, XNOR, сложный КМОП элемент.	3	6				2	[6, 9, 10]	Защита практической работы
1.3	Тип данных std_logic в языке VHDL	1						[6]	Экспресс-опрос

2	Комбинационные схемы.	10	4						Контрольная работа № 2 теме 2
2.1	Буфер с тремя состояниями. Общая шины с несколькими источниками сигнала. Варианты реализации буфера. Различные обозначения для (не)инвертированных выходов и управляющих сигналов.	2						[2, 5, 6]	Экспресс-опрос
2.2	Одноразрядные сумматоры. Сумматор. Полусумматор: две реализации. Полный сумматор: реализация на логических элементах, на транзисторах. Принцип работы, УГО для каждого типа.	2						[5, 6]	Экспресс-опрос
2.3	Мультиплексор. Принцип работы, УГО. Четыре реализации: на ключах, на И-ИЛИ, на И-НЕ, на транзисторах. Нарращивание размерности. Мультиплексор как универсальный логический модуль (различные способы использования).	4	4					[5, 6]	Защита практической работы. Коллоквиум
2.4	Дешифратор. Принцип работы, УГО. Способы построения: линейный, пирамидальный, прямоугольный. Нарращивание размерности.	1						[5, 6]	
2.5	Демльтиплексор, шифратор, преобразователи кодов и цифровые компараторы.	1						[5, 6]	Экспресс-опрос
3	Динамические свойства КМОП схем.	8	12				2		Коллоквиум
3.1	Паразитные сопротивления и емкости проводников. Емкость проводников. Краевая (боковая/ fringe) емкость. Доминирование краевой емкости при малых ширинах проводника. Перекрестная емкость. Модель емкостей межсоединений. Сопротивление проводника. Сопротивление диффузий и поликремния. Силицид. Сопротивление межслойных переходов. Скин-эффект.	2	6					[3, 7]	Защита практической работы
3.2	Модель проводника с сосредоточенными и распределенными параметрами. Задержка и постоянная времени RC. Аппроксимация задержки по формуле Элмора.	2						[7]	Устный опрос
3.3	Инвертор. Переходная характеристика инвертора. Задержка инвертора. Транзистор как резистор (зависимость от геометрических и технологических параметров). Выходные емкости инвертора (внутренние, внешние), эффект Миллера.	2	6				2	[8]	Защита практической работы

3.4	Задержка линии инверторов (буферов). Задержка цепочки из двух инверторов, оптимальное значение размеров второго инвертора для минимизации задержки. Влияние масштабирования инвертора на его задержку. Оптимальное разветвление по выходу в цепочке инверторов.							[7]	Устный опрос	
3.5	Энергопотребление КМОП схем. Токи переключения, сквозного протекания и утечки. Суммарная мощность.	2						[7]	Устный опрос	
4	Последовательностные КМОП устройства.	10	6					2		
4.1	Защелки и триггеры. Ячейка хранения с двумя устойчивыми состояниями. Метастабильность ячейки памяти. Защелки и триггеры. Асинхронная RS защелка. Тактируемая RS защелка. D защелка. D триггер, переключающийся по фронту. Асинхронный сброс и установка в триггерах. D триггер с входом разрешения. D триггер с входом тестирования. T-триггер. JK триггер как универсальный триггер.	2	6					2	[4, 6, 8]	Защита практической работы
4.2	Регистры. Параллельные регистры. Последовательные (сдвигающие) регистры. Последовательно-параллельные и параллельно-последовательные регистры. Применение сдвигающего регистра для передачи данных, порядок следования битов.	2							[6, 11]	Устный опрос
4.3	Асинхронные двоичные счетчики. Классификация счетчиков. Двоичные счетчики. Асинхронные двоичные счетчики: суммирующие, вычитающие. Задержка переключения.	2							[6, 11]	Устный опрос
4.4	Синхронные счетчики с двоичным и произвольным модулем счета. Классификация счетчиков. Двоичные счетчики. Синхронные двоичные счетчики с последовательным переносом, с параллельным переносом. Счетчики с произвольным модулем счета. Счетчик с модификацией межразрядных связей. Счетчик с управляемым сбросом	2							[5]	Устный опрос
4.5	Счетчики с недвоичным кодированием. Классификация счетчиков. Счетчики "1 из N". Распределители тактов. Счетчик Джонсона. Полиномиальные счетчики.	1							[5]	Экспресс-опрос
4.6	Цифровые автоматы. Автомат Мили. Автомат Мура.	1							[6]	Экспресс-опрос
	ИТОГО	34	28					6		

ИНФОРМАЦИОННО-МЕТОДИЧЕСКАЯ ЧАСТЬ

Перечень основной литературы

1. Волович, Г. И. Схемотехника аналоговых и аналогово-цифровых электронных устройств / Г. И. Волович. – 4-е изд., перераб. и доп. – Москва : ДМК Пресс, 2018. – 624 с.
2. Белоус, А. И. Основы проектирования субмикронных микросхем / А. И. Белоус, Г. Я. Красников, В. А. Солодуха. – Москва : Техносфера, 2020. – 780 с.
3. Сажнев, А. М. Цифровые устройства и микропроцессоры : учеб. пособие для академического бакалавриата, для студ. вузов, обуч. по инженерно-техническим напр. / А. М. Сажнев. – 2-е изд., перераб. и доп. – Москва : Юрайт, 2017. – 139 с.
4. Аверченков, О. Е. Схемотехника: аппаратура и программы : [пособие] / О. Е. Аверченков. - Москва : ДМК Пресс, 2014. – 587 с.

Перечень дополнительной литературы

5. Угрюмов Е.П. Цифровая схемотехника. 2-е изд. СПб.: БХВ-Петербург, 2005. – 800 с.
6. Уэйкерли Дж.Ф. Проектирование цифровых устройств. Т. 1, 2. М.: Постмаркет, 2002. – 1087 с.
7. Рабаи Ж.М., Чандракасан А., Николич Б. Цифровые интегральные схемы. Методология проектирования. 2-е изд. М.: ООО «И.Д. Вильямс», 2007. – 912 с.
8. Садов В.С. Интегральная электроника. Конспект лекций. Мн.: БГУ, 2007. – 129 с.
9. Токхейм Р. Основы цифровой электроники. М.: Мир, 1988. – 392 с.
10. Sicard E., Bendhia S.D. Basics of CMOS cell design. McGraw Hill: 2007. – 432 p.
11. Микушин А.В., Сажнев А.М., Сединин В.И. Цифровые устройства и микропроцессоры. СПб: БХВ-Петербург, 2010. – 832 с.

Перечень рекомендуемых средств диагностики и методика формирования итоговой отметки

С целью текущего контроля знаний студентов предусматривается проведение устных опросов, экспресс-опросов, коллоквиумов, контрольных работ и защиты практических работ.

Формой текущей аттестации по дисциплине «Основы математической электроники» учебным планом предусмотрен экзамен.

Итоговая отметка формируется на основе:

1. Правила проведения аттестации студентов, курсантов, слушателей при освоении содержания образовательных программ высшего образования (Постановление Министерства образования Республики Беларусь № 53 от 29.05.2012 г.).

2. Положения о рейтинговой системе оценки знаний обучающихся по учебной дисциплине в БГУ (Приказ ректора БГУ от 31.03.2020 № 189-ОД).

3. Критериев оценки результатов учебной деятельности обучающихся в учреждениях высшего образования по десятибалльной шкале (Письмо Министерства образования Республики Беларусь от 28.05.2013 г. № 09-10/53-ПО).

При формировании итоговой отметки используется рейтинговая система оценки знаний студента, дающая возможность проследить и оценить динамику процесса достижения целей обучения. Рейтинговая система предусматривает использование весовых коэффициентов для текущего контроля знаний и текущей аттестации студентов по дисциплине.

Рекомендуемые весовые коэффициенты, определяющие вклад текущего контроля знаний в итоговую отметку:

- устный и экспресс-опросы – 7 %;
- защита практических работ – 70 %;
- коллоквиумы – 8 %;
- контрольные работы – 15 %.

Итоговая отметка по дисциплине рассчитывается на основе отметки текущей успеваемости (рейтинговой системы оценки знаний) и экзаменационной отметки с учетом их весовых коэффициентов. Рекомендуемый вес отметки по текущей успеваемости составляет 30 %, экзаменационной отметки – 70 %.

Примерный перечень заданий для управляемой самостоятельной работы студентов

Раздел 1. Физические и логические основы построения КМОП элементов.

Тема 1.2. Принцип работы МОП транзистора.

Задание. Оптимизация схемы и топологии базовых логических элементов. Выбор логических элементов для построения библиотеки цифровых элементов.

Форма контроля – защита практической работы.

Раздел 2. Динамические свойства КМОП схем.

Тема 3.3. Инвертор.

Задание. Графический метод расчета режима по постоянному току в цепях с нелинейными элементами.

Форма контроля – защита практической работы.

Раздел 4. Последовательностные КМОП устройства.

Тема 4.1. Защелки и триггеры.

Задание. Нестандартные схемотехнические подходы к построению защелок и триггеров. Сравнение их топологических решений и энергоэффективности.

Форма контроля – защита практической работы.

Примерная тематика контрольных работ

- Контрольная работа № 1 «Физические и логические основы построения КМОП элементов». Построение схемы и топологии логического элемента.
- Контрольная работа № 2. «Комбинационные схемы»: построение схемы, реализующей заданную логическую функцию; использование мультиплексора для реализации заданной логической функции.

Примерная тематика практических занятий и практических работ

1. Релейно-контактные схемы
2. Схемотехника логических элементов в DSCN и MicroCap
3. Проектирование линии задержки в Microwind и MicroCap
4. Топология сложного КМОП элемента
5. Построение инвертора с заданной передаточной функцией
6. Построение триггера одного типа на основе триггера другого типа

Описание инновационных подходов и методов к преподаванию учебной дисциплины

При организации образовательного процесса используется *эвристический подход*, который предполагает:

- осуществление студентами лично-значимых открытий окружающего мира;
- демонстрацию многообразия решений большинства профессиональных задач и жизненных проблем;
- творческую самореализацию обучающихся в процессе создания образовательных продуктов;
- индивидуализацию обучения через возможность самостоятельно ставить цели, осуществлять рефлексию собственной образовательной деятельности.

Наиболее эффективной предполагается следующая форма реализации эвристического подхода: решение сложных схемотехнических и

топологических задач разбиваются на этапы, после чего обучаемые подводятся к самостоятельному определению действий на этапах.

При организации образовательного процесса используется также *практико-ориентированный подход*, который предполагает:

- освоение содержания образования через решение практических задач;
- приобретение навыков эффективного выполнения разных видов профессиональной деятельности;
- ориентацию на генерирование идей, реализацию групповых студенческих проектов, развитие предпринимательской культуры;
- использованию процедур, способов оценивания, фиксирующих сформированность профессиональных компетенций.

Методические рекомендации по организации самостоятельной работы обучающихся

При изучении учебной дисциплины рекомендуется использовать следующие формы самостоятельной работы:

- поиск (подбор) и обзор литературы и электронных источников по индивидуально заданной теме дисциплины;
- выполнение домашнего задания;
- проведение научно-исследовательских работ для выполнения практических заданий;
- подготовка к участию в научных и научно-практических конференциях и конкурсах.

Примерный перечень вопросов к экзамену

1. КМОП ключ. Буфер с тремя состояниями.
2. Одноразрядные сумматоры.
3. Мультиплексор: схемотехническая реализация, наращивание размерности.
4. Мультиплексор как универсальный логический модуль.
5. Дешифратор: схемотехническая реализация, наращивание размерности.
6. Паразитные сопротивления и емкости проводников.
7. КМОП инвертор: статические характеристики.
8. КМОП инвертор: динамические характеристики.
9. Задержка RC цепи. Формула Элмора, пример ее использования.
10. Оптимизация работы цепочки инверторов при работе на большую нагрузку.
11. Энергопотребление КМОП схем.
12. Простейшая ячейка памяти. RS защелка.
13. Тактируемые защелки и триггеры.

- 14.Регистры: способы построения. Использование для передачи данных.
- 15.Асинхронные двоичные счетчики.
- 16.Синхронные счетчики с двоичным модулем счета.
- 17.Синхронные счетчики с произвольным модулем счета.
- 18.Счетчики с недвоичным кодированием.
- 19.Цифровые автоматы.

ПРОТОКОЛ СОГЛАСОВАНИЯ УЧЕБНОЙ ПРОГРАММЫ УВО

Название учебной дисциплины, с которой требуется согласование	Название кафедры	Предложения об изменениях в содержании учебной программы учреждения высшего образования по учебной дисциплине	Решение, принятое кафедрой, разработавшей учебную программу (с указанием даты и номера протокола)

ДОПОЛНЕНИЯ И ИЗМЕНЕНИЯ К УЧЕБНОЙ ПРОГРАММЕ
на ____/____ учебный год

№№ пп	Дополнения и изменения	Основание

Учебная программа пересмотрена и одобрена на заседании кафедры математической кибернетики (протокол № ____ от _____ 20__ г.)

Заведующий кафедрой
доктор физ.-мат. наук, профессор

А.Л. Гладков

УТВЕРЖДАЮ
Декан факультета
доктор физ.-мат. наук, доцент

С.М. Босяков