**МИНИСТЕРСТВО ОБРАЗОВАНИЯ РЕСПУБЛИКИ БЕЛАРУСЬ**

**Белорусский государственный университет**

**Механико-математический факультет**

Кафедра математической кибернетики

**Оптимизация архитектуры и VHDL описания учебного микропроцессора**

Дипломная работа

Кочеткова Игоря Александровича

студента 4 курса

специальности "Математика.

Научно-конструкторская

деятельность"

Научный руководитель:

кандидат физико-математических наук,

С.Е.Бухтояров

Минск, 2018

**ВВЕДЕНИЕ**

 В ходе выполнения дипломной работы будет проанализирована структура учебного микропроцессора и проведена его оптимизация, рассмотрено, есть ли излишние блоки и стоит ли добавить новые. Будет добавлена обработка внешних прерываний и команды для обращения к подпрограммам. Итоговый вариант микропроцессора и его VHDL-описания может использоваться как учебное пособие, наглядно показывающее логику его работы, взаимодействие блоков и этапы выполнения команд.