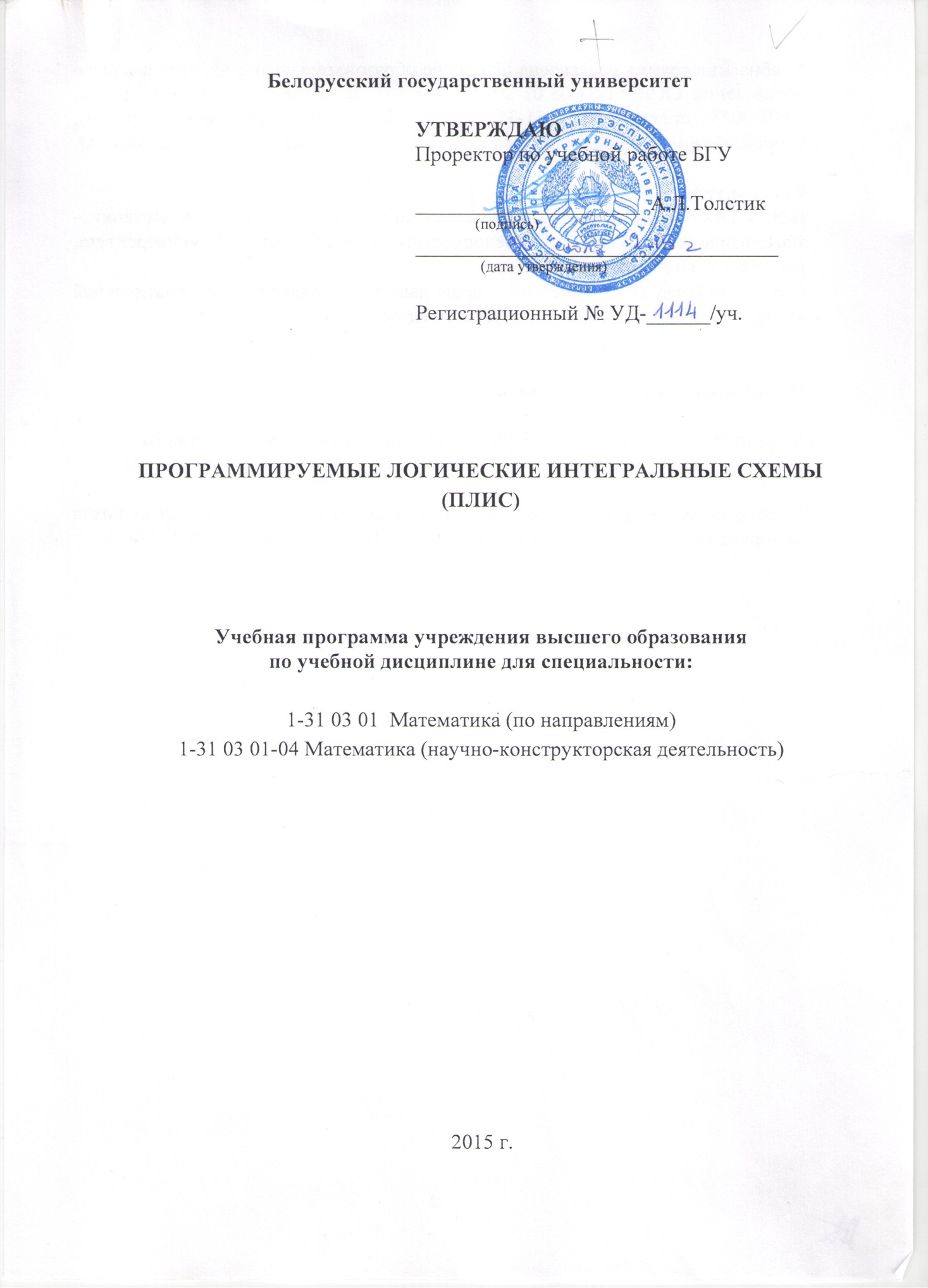
****

Учебная программа составлена на основе образовательного стандарта высшего образования ОСВО 1-31 03 01-2013, 31.08.2013 и учебного плана G31-135/уч., 30.05.2013 специальности 1-31 03 01 Математика (по направлениям), направление 1-31 03 01-04 Математика (научно-конструкторская деятельность).

**Составители:**

В.Я. Степанец, доцент кафедры математической кибернетики механико-математического факультета Белорусского государственного университета, кандидат технических наук, доцент

C.А. Трофимов, старший преподаватель кафедры математической кибернетики механико-математического факультета

**Рекомендована к утверждению:**

Кафедрой математической кибернетики Белорусского государственного университета (протокол № 9 от 25.05.2015);

Учебно-методической комиссией механико-математического факультета Белорусского государственного университета (протокол № 6 от 26.05.2015).

**Пояснительная записка**

Характерной чертой начала XXI столетия является все возрастающее использование различных универсальных и специализированных встроенных в различные устройства аппаратно-программных систем управления. Именно они позволяют обеспечить все более широкий спектр потребительских качеств выпускаемых изделий промышленного, научного, медицинского, бытового и другого назначения, сообщить им все более и более «интеллектуальные» свойства. С другой стороны для Республики Беларусь создание сложных наукоемких изделий является одним из наиболее перспективных способов увеличения национального валового продукта.

В последние годы при создании различных аппаратно-программных систем обработки информации все шире и шире стали применяться, так называемые, программируемые логические интегральные схемы (ПЛИС). Их использование позволяет существенно сократить цикл разработки и внедрения новых изделий, снизить их стоимость. В учебном процессе имеющиеся программные системы проектирования ПЛИС позволяют продемонстрировать переход от описания поведения на языках VHDL, VERILOG к опытному образцу создаваемого изделия и подготовить будущих специалистов-математиков к практической деятельности на производстве непосредственно в учебных классах.

Данная учебная программа специального курса предусматривает изучение ПЛИС различных фирм и приобретение практических навыков использования наиболее перспективных ПЛИС фирмы XILINX.

Изложение материала курса базируется на знаниях, полученных студентами в курсах: «Введение в специальность», «Методы программирования и информатика», «Дискретная математика», «Теория булевых функций», «Теория цепей, сигналов и схемотехника», «Системотехника аппаратно-программных систем», «Основы математической электроники», «Языки описания аппаратно-программных систем». Непосредственными последователями курса являются дисциплины: «Системотехника», «САПР», а также ряд специальных курсов.

В результате изучения дисциплины студенты должны

**знать:**

* основные особенности структуры ПЛИС и способы ее применения;
* основные свойства, характеристики и параметры ПЛИС;
* языки описания аппаратуры: VHDL или Verilog;
* этапы построения, верификации, синтеза и прошивки цифровых устройств;
* способы анализа цифровых устройств, с использованием средств компьютерного моделирования;
* систему команд и ассемблер микроконтроллера PicoBlaze;

**уметь:**

* подбирать ПЛИС по ее характеристикам в зависимости от решаемой задачи;
* создавать синтезируемое описание аппаратуры на языках VHDL или Verilog;
* определять параметры и характеристики разрабатываемой аппаратуры;
* синтезировать и прошивать цифровые устройства с помощью ISE;
* разрабатывать программы на ассемблере ;
* организовывать взаимодействие микроконтроллера с внешними устройствами;

**владеть:** навыками программирования на языках VHDL или Verilog.

Форма получения высшего образования – очная.

В соответствии   с образовательным стандартом специальности   
1-31 03 01-04 Математика (научно-конструкторская деятельность) учебная программа предусматривает для изучения дисциплины всего 138 часов, из них 68 аудиторных часа, в том числе: лекции – 34 (6-й семестр – 34), лабораторных занятия (6-й семестр – 26) и УСР – 8 (6-й семестр – 8). Рекомендуемая форма текущей аттестации по учебной дисциплине в форме экзамена.

**Содержание учебного материала**

**Введение**

Роль программируемых логических интегральных схем (ПЛИС) в создании современных систем обработки информации. Встроенные микропроцессорные системы и возможности их реализации на ПЛИС.

**Раздел 1.** **Программируемые интегральные схемы и системы**

Общая классификация программируемых интегральных схем и систем. Интегральные схемы, программируемые изготовителем. Технологические предпосылки создания интегральных схем, программируемых изготовителем.

Программируемые логические матрицы (ПЛМ). Возможные варианты реализации простейших ПЛМ, ПЛМ с программируемыми выходами, ПЛМ с предварительной дешифрацией, комбинированные ПЛМ. Сети ПЛМ.

Постоянные запоминающие устройства (ПЗУ). Использование ПЗУ для вычисления значений функции, генерации сигналов синхронизации, речи, музыки, символов и т.д. Сети ПЗУ.

Программируемая матрица логики (ПМЛ).

Использование ПЛМ, ПЗУ и ПМЛ для построения комбинационных и последовательностных устройств. Основные этапы проектирования устройств с использованием ПЛМ, ПЗУ и ПМЛ.

Вентильные матрицы. Отличительные особенности вентильных матриц как программируемых интегральных схем. Типы программирования, используемые в вентильных матрицах. Стандартные базовые матричные кристаллы (БМК). КМОП БМК типа «Море вентилей» и «Море транзисторов». Основные этапы проектирования устройств с использованием вентильных матриц.

Интегральные схемы, программируемые заказчиком. Дополнительные возможности программирования ИС: пережигание перемычек, программирование транзисторов с плавающим затвором, электрически программируемые генераторы логических функций и коммутаторы.

Общая классификация современных ПЛИС: SPLD, CPLD, FLEX, FPGA. Отличительные черты и возможности использования ПЛИС SPLD и CPLD. Отличительные черты и возможности использования ПЛИС FLEX и FPGA.

Основные характеристики семейств ПЛИС фирмы XILINX для реализации встроенных микропроцессорных систем: CoolRunner, Virtex, Spartan.

**Раздел 2.** **Проектирование встроенных микропроцессорных систем на ПЛИС фирмы XILINX**

Обобщенная структура встроенной микропроцессорной системы, реализуемой на базе ПЛИС.

Общая характеристика микропроцессорных ядер для проектирования встроенных микропроцессорных систем на базе ПЛИС фирмы XILINX: PicoBlaze, MicroBlaze, PowerPC.

Основные сведения о программных средствах проектирования ПЛИС фирмы XILINX: интерактивный графический редактор размещения Floorplanner. Редактор ограничений Constraints Editor. Средства программирования IMPACT. Средства формирования моделей. Генератор тестовых сигналов HDL Bencher. Средства HDL моделирования. Анализатор статических временных характеристик Static Timing Analyzer. Топологический редактор FPGA Editor. Программа анализа потребляемой мощности XPower. Программа визуализации топологии ChipViewer.

Реализация микропроцессорных систем на базе микропроцессорного ядра PicoBlaze. Основные характеристики, архитектура и структура микропроцессорного ядра PicoBlaze ПЛИС семейств Spartan-II, Spartan-IIE, Virtex, Virtex-E. Система команд, поддерживаемых этим ядром.

Основные характеристики, архитектура и структура микропроцессорного ядра PicoBlaze ПЛИС семейства Virtex-II. Система команд, поддерживаемых этим ядром.

Основные характеристики, архитектура и структура микропроцессорного ядра PicoBlaze ПЛИС семейства CoolRunner-II. Система команд, поддерживаемых этим ядром.

Основные характеристики, архитектура и структура микропроцессорного ядра PicoBlaze ПЛИС семейств Spartan-3, Virtex-II, Virtex-IIPRO и Virtex-4. Система команд, поддерживаемых этим ядром. Разработка программ на языке Ассемблера для микропроцессорных ядер семейства PicoBlaze. Загрузчик команд для микропроцессорного ядра PicoBlaze семейств ПЛИС Spartan-3, Virtex-II, Virtex-IIPRO и Virtex-4.

Структура проекта встраиваемой системы на базе ядра PicoBlaze в САПР Xilinx ISE. Этапы проектирования встраиваемых систем на базе ядра PicoBlaze и основные особенности их выполнения. Учебный пример проектирования контроллера на базе ядра PicoBlaze в САПР Xilinx ISE для реализации в ПЛИС Spartan-3.

Инструментальный комплект Spartan-3. Назначение и основные характеристики инструментального комплекта Spartan-3. Структура инструментального модуля Spartan-3. Краткая характеристика ПЛИС инструментального комплекта. Учебный пример разработки проекта с использованием инструментального комплекта Spartan-3.

Реализация микропроцессорных систем на базе микропроцессорного ядра MicroBlaze.Основные характеристики, архитектура и структура микропроцессорных ядер семейства MicroBlaze. Система команд микропроцессорного ядра MicroBlaze. Реализация конвейерной обработки команд в микропроцессорных ядрах семейства MicroBlaze. Шинные интерфейсы и периферийные компоненты микропроцессорных ядер семейства MicroBlaze. Распределение памяти в микропроцессорных ядрах семейства MicroBlaze..

Система проектирования 32-х разрядных встраиваемых микропроцессорных систем Embedded Development Kit. Структура проектируемой системы в системе Embedded Development Kit. Этапы проектирования встраиваемых 32-х разрядных микропроцессорных систем на основе микропроцессорных ядер семейства MicroBlaze в системе Embedded Development Kit.

Этапы проектирования встраиваемых 32-х разрядных микропроцессорных систем на основе микропроцессорных ядер семейства MicroBlaze в системе EST.

**УЧЕБНО-МЕТОДИЧЕСКАЯ КАРТА**

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **Номер раздела, темы** | **Название раздела, темы** | **Количество аудиторных часов** | | | | | **Количество часов**  **УСР** | **Форма контроля знаний** |
| **Лекции** | **Практические**  **занятия** | **Семинарские**  **занятия** | **Лабораторные**  **занятия** | **Иное** |
| **1** | **2** | **3** | **4** | **5** | **6** | **7** | **8** | **9** |
|  | СЕМЕСТР 6 |  |  |  |  |  |  |  |
| 1 | **Введение (2 ч.)** | 2 |  |  |  |  |  |  |
| 1.1 | Роль программируемых логических интегральных схем (ПЛИС) в создании современных систем обработки информации. Встроенные микропроцессорные системы и возможности их реализации на ПЛИС. | 2 |  |  |  |  |  |  |
| **2.** | **Программируемые интегральные схемы и системы (20 ч*.*)** | 14 |  |  | **4** |  | 2 |  |
| 2.1. | Общая классификация программируемых интегральных схем и систем. Интегральные схемы, программируемые изготовителем. Технологические предпосылки создания интегральных схем, программируемых изготовителем. | 2 | 4 |  |  |  |  |  |
| 2.2. | Программируемые логические матрицы (ПЛМ). Возможные варианты реализации простейших ПЛМ, ПЛМ с программируемыми выходами, ПЛМ с предварительной дешифрацией, комбинированные ПЛМ. Сети ПЛМ. | 2 | 4 |  |  |  |  |  |
| 2.3. | Постоянные запоминающие устройства (ПЗУ). Использование ПЗУ для вычисления значений функции, генерации сигналов синхронизации, речи, музыки, символов и т.д. Сети ПЗУ. | 2 |  |  |  |  |  |  |
| 2.4. | Программируемая матрица логики (ПМЛ).  Использование ПЛМ, ПЗУ и ПМЛ для построения комбинационных и последовательностных устройств. Основные этапы проектирования устройств с использованием ПЛМ, ПЗУ и ПМЛ. | 2 |  |  | 4 |  | 2 | Контрольная работа |
| 2.5. | Вентильные матрицы. Отличительные особенности вентильных матриц как программируемых интегральных схем. Типы программирования, используемые в вентильных матрицах. Стандартные базовые матричные кристаллы (БМК). КМОП БМК типа «Море вентилей» и «Море транзисторов». Основные этапы проектирования устройств с использованием вентильных матриц. | 2 |  |  |  |  |  |  |
| 2.6. | Интегральные схемы, программируемые заказчиком. Дополнительные возможности программирования ИС: пережигание перемычек, программирование транзисторов с плавающим затвором, электрически программируемые генераторы логических функций и коммутаторы.  Общая классификация современных ПЛИС: SPLD, CPLD, FLEX, FPGA. Отличительные черты и возможности использования ПЛИС SPLD и CPLD. | 2 |  |  |  |  |  |  |
| 2.7. | Отличительные черты и возможности использования ПЛИС FLEX и FPGA. Основные характеристики семейств ПЛИС фирмы XILINX для реализации встроенных микропроцессорных систем: CoolRunner, Virtex, Spartan. | 2 |  |  |  |  |  |  |
| **3.** | **Проектирование встроенных микропроцессорных систем на ПЛИС фирмы XILINX. (46 ч*.*)** | **18** |  |  | 20 |  | **6** |  |
| 3.1. | Обобщенная структура встроенной микропроцессорной системы, реализуемой на базе ПЛИС. Общая характеристика микропроцессорных ядер для проектирования встроенных микропроцессорных систем на базе ПЛИС фирмы XILINX: PicoBlaze, MicroBlaze, PowerPC. | 2 |  |  |  |  |  |  |
| 3.2. | Основные сведения о программных средствах проектирования ПЛИС фирмы XILINX: интерактивный графический редактор размещения Floorplanner. Редактор ограничений Constraints Editor. Средства программирования IMPACT. Средства формирования моделей. Генератор тестовых сигналов HDL Bencher. Средства HDL моделирования. Анализатор статических временных характеристик Static Timing Analyzer. Топологический редактор FPGA Editor. Программа анализа потребляемой мощности XPower. Программа визуализации топологии ChipViewer. | 2 |  |  | 4 |  |  | Лабораторная работа |
| 3.3. | Реализация микропроцессорных систем на базе микропроцессорного ядра PicoBlaze. Основные характеристики, архитектура и структура микропроцессорного ядра PicoBlaze ПЛИС семейств Spartan-II, Spartan-IIE, Virtex, Virtex-E. Система команд, поддерживаемых этим ядром. | 2 |  |  |  |  |  |  |
| 3.4. | Основные характеристики, архитектура и структура микропроцессорного ядра PicoBlaze ПЛИС семейства Virtex-II. Система команд, поддерживаемых этим ядром. | 2 |  |  |  |  |  |  |
| 3.5. | Основные характеристики, архитектура и структура микропроцессорного ядра PicoBlaze ПЛИС семейства CoolRunner-II. Система команд, поддерживаемых этим ядром. | 2 |  |  |  |  |  |  |
| 3.6. | Основные характеристики, архитектура и структура микропроцессорного ядра PicoBlaze ПЛИС семейств Spartan-3, Virtex-II, Virtex-IIPRO и Virtex-4. Система команд, поддерживаемых этим ядром. Разработка программ на языке Ассемблера для микропроцессорных ядер семейства PicoBlaze. Загрузчик команд для микропроцессорного ядра PicoBlaze семейств ПЛИС Spartan-3, Virtex-II, Virtex-IIPRO и Virtex-4. | 2 |  |  | 4 |  | 2 | Лабораторная работа |
| 3.7. | Структура проекта встраиваемой системы на базе ядра PicoBlaze в САПР Xilinx ISE. Этапы проектирования встраиваемых систем на базе ядра PicoBlaze и основные особенности их выполнения. Учебный пример проектирования контроллера на базе ядра PicoBlaze в САПР Xilinx ISE для реализации в ПЛИС Spartan-3. | 2 |  |  | 6 |  | 2 | Лабораторная работа |
| 3.8. | Инструментальный комплект Spartan-3. Назначение и основные характеристики инструментального комплекта Spartan-3. Структура инструментального модуля Spartan-3. Краткая характеристика ПЛИС инструментального комплекта. Учебный пример разработки проекта с использованием инструментального комплекта Spartan-3. | 2 |  |  | 6 |  | 2 | Лабораторная работа |
| 3.9. | Реализация микропроцессорных систем на базе микропроцессорного ядра MicroBlaze.Основные характеристики, архитектура и структура микропроцессорных ядер семейства MicroBlaze. Система команд микропроцессорного ядра MicroBlaze. Реализация конвейерной обработки команд в микропроцессорных ядрах семейства MicroBlaze. Шинные интерфейсы и периферийные компоненты микропроцессорных ядер семейства MicroBlaze. Распределение памяти в микропроцессорных ядрах семейства MicroBlaze.  Система проектирования 32-х разрядных встраиваемых микропроцессорных систем Embedded Development Kit. Структура проектируемой системы в системе Embedded Development Kit. Этапы проектирования встраиваемых 32-х разрядных микропроцессорных систем на основе микропроцессорных ядер семейства MicroBlaze в системе Embedded Development Kit.  Этапы проектирования встраиваемых 32-х разрядных микропроцессорных систем на основе микропроцессорных ядер семейства MicroBlaze в системе EST. | 2 |  |  |  |  |  |  |
|  | **ИТОГО** | **34** |  |  | **26** |  | **8** |  |

**ИНФОРМАЦИОННО - МЕТОДИЧЕСКАЯ ЧАСТЬ**

## Рекомендуемая литература

**Основная**

1. Степанец В.Я., Трофимов С.А. Программируемые логические интегральные схемы. Электронное учебно-методическое пособие (набор слайдов).- Минск: ММФ БГУ, 2011. – 350с.

2. Мурога С. Системное проектирование сверхбольших интегральных схем : В 2-х книгах. Кн.2. Пер.с англ.-М.:Мир, 1985. - 287с.

3. Гурский Л.И., Степанец В.Я. Проектирование микросхем. - Мн.: Навука i технiка, 1991.- 295с.

4. Соловьев А.П. Программируемые логические интегральные схемы.- Мн.: Навука i тэхнiка, 2004. - 635с.

5. Мальцев П.П., Гарбузов Н.И. и др. Программируемые логические ИМС на КМОП-структурах, 1998. – 160с.

6. Зотов В.Ю. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы XILINX. – М.: Горячая линия-Телеком, 2006. – 520с.

7. Грушвицкий Р.И., Мурсаев А.Х., Угрюмов Е.П. Проектирование систем на микросхемах программируемой логики. – СПб.: БХВ-Петербург, 2002. – 608 с.

8. Бибило П.Н. Синтез логических схем с использованием языка VHDL.- М.: СОЛОН-Р, 2002.- 384с.

9. Бибило П.Н. Системы проектирования интегральных схем на основе языка VHDL. StateCAD, ModelSim, LeonardoSpectrum.- М.: СОЛОН- Пресс, 2005.- 384с.

***Дополнительная*:**

1. Казённов Г.Г. Основы проектирования интегральных схем и систем. – М.: БИНОМ. Лаборатория знаний, 2005. – 295с.

2. Бибило П.Н. Синтез комбинационных ПЛМ-структур.- Мн.: Наука и техника, 1992. - 232с.

3. Перельройзен Е.З. Проектируем на VHDL. – М.: СОЛОН-Пресс, 2004. – 448с.

4. Суворова Е.А., Шейнин Ю.Е. Проектирование цифровых систем на VHDL. - СПб.: БХВ-Петербург, 2003.- 574с.

5. Киносита К., Асада К., Карацу О. Логическое проектирование СБИС.- М.: Мир, 1988.- 309с.

6. Эйрис Р. Проектирование СБИС. Метод кремниевой компиляции. – М.: Мир, 1988.- 456с.

**Диагностика компетенций студента**

С целью текущего контроля предусматривается проведение контрольных и лабораторных работ. По итогам 6-го семестров обучения проводится экзамен.

**Рекомендуемый перечень тем контрольных работ**

1. Реализация в ПЛМ, ПЗУ и ПМЛ комбинационных устройств.
2. Реализация на ПЛМ, ПЗУ, ПМЛ и элементах памяти последовательностных устройств.

**Рекомендуемый перечень тем лабораторных работ**

1. Начальное ознакомление с программной системой фирмы Xilinx.
2. Подготовка и моделирование синтезируемого VHDL описания аппаратного блока микропроцессорной системы и его зашивка в ПЛИС фирмы Xilinx.
3. Изучение и освоение средств разработки и зашивки в ПЛИС фирмы Xilinx программы обработки информации.
4. Реализация в ПЛИС фирмы Xilinx встроенной программно-аппаратной микропроцессорной системы.

**Организация управляемой работы студентов**

Самостоятельная работа студентов - это любая деятельность, связанная с воспитанием мышления будущего профессионала. В широком смысле под самостоятельной работой следует понимать совокупность всей самостоятельной деятельности студентов как в учебной аудитории, так и вне её, в контакте с преподавателем и в его отсутствии.

Самостоятельная работа реализуется:

1. Непосредственно в процессе аудиторных занятий - на лекциях, практических и семинарских занятиях, при выполнении лабораторных работ.

2. В контакте с преподавателем вне рамок расписания - на консультациях по учебным вопросам, в ходе творческих контактов, при ликвидации задолженностей, при выполнении индивидуальных заданий и т.д.

3. В библиотеке, дома, в общежитии, на кафедре при выполнении студентом учебных и творческих задач.

При изучении дисциплины организация самостоятельной работы студентов должна представлять единство трех взаимосвязанных форм:

1. Внеаудиторная самостоятельная работа;

2. Аудиторная самостоятельная работа, которая осуществляется под непосредственным руководством преподавателя;

3. Творческая, в том числе научно-исследовательская работа.

Виды внеаудиторной самостоятельной работы студентов разнообразны: подготовка и написание рефератов, докладов, очерков и других письменных работ на заданные темы.

Аудиторная самостоятельная работа может реализовываться при проведении практических занятий, семинаров, выполнении лабораторного практикума и во время чтения лекций.

При чтении лекционного курса непосредственно в аудитории необходимо контролировать усвоение материала основной массой студентов путем проведения экспресс-опросов по конкретным темам.

На практических и семинарских занятиях различные виды самостоятельной работы студентов позволяют сделать процесс обучения более интересным и поднять активность значительной части студентов в группе.

На практических занятиях нужно не менее 1 часа из двух (50% времени) отводить на самостоятельное решение задач. Практические занятия целесообразно строить следующим образом: 1. Вводное слово преподавателя (цели занятия, основные вопросы, которые должны быть рассмотрены). 2. Беглый опрос. 3. Решение 1-2 типовых задач. 4. Самостоятельное решение задач. 5. Разбор типовых ошибок при решении (в конце текущего занятия или в начале следующего).

Результативность самостоятельной работы студентов во многом определяется наличием активных методов ее контроля. Существуют следующие виды контроля:

– входной контроль знаний и умений студентов при начале изучения очередной дисциплины;

– текущий контроль, то есть регулярное отслеживание уровня усвоения материала на лекциях, практических и лабораторных занятиях;

– промежуточный контроль по окончании изучения раздела или модуля курса;

– самоконтроль, осуществляемый студентом в процессе изучения дисциплины при подготовке к контрольным мероприятиям;

– итоговый контроль по дисциплине в виде зачета или экзамена;

– контроль остаточных знаний и умений спустя определенное время после завершения изучения дисциплины.

**Рекомендации по контролю качества усвоения знаний   
и проведению аттестации**

Для текущего контроля качества усвоения знаний по дисциплине рекомендуется использовать контрольные работы по разделам дисциплины, и устные опросы. Контрольные мероприятия проводятся в соответствии с учебно-методической картой дисциплины. В случае неявки на контрольное мероприятие по уважительной причине студент вправе по согласованию с преподавателем выполнить его в дополнительное время. Для студентов, получивших неудовлетворительные оценки за контрольные мероприятия, либо не явившихся по неуважительной причине, по согласованию с преподавателем и с разрешения заведующего кафедрой мероприятие может быть проведено повторно.

Формы текущей аттестации по учебной дисциплине – контрольная работа, опрос, зачет.

**Рекомендуемый перечень тем УСР**

# Реализация в ПЛМ, ПЗУ и ПМЛ комбинационных устройств.

# Реализация на ПЛМ, ПЗУ, ПМЛ и элементах памяти последовательностных устройств.

# Доступное оборудование на плате Spartan 3A

# Использование интегральные запоминающие устройства. ОЗУ, ПЗУ, FLASH.

# Использование ЖКИ дисплея.

1. Подключение внешней аппаратуры.

# ПРОТОКОЛ СОГЛАСОВАНИЯ УЧЕБНОЙ ПРОГРАММЫ УВО

|  |  |  |  |
| --- | --- | --- | --- |
| Название учебной  дисциплины, с  которой  требуется  согласование | Название  кафедры | Предложения об  изменениях в  содержании  учебной  программы УВО по  изучаемой  учебной  дисциплине | Решение,  принятое  кафедрой,  разработавшей учебную  программу (с  указанием даты и номера  протокола) |
| Языки описания аппаратно-программных систем | Математическая кибернетика | нет | протокол № 9 от 25.05.2015 |
| Введение в специальность | Математическая кибернетика | нет | протокол № 9 от 25.05.2015 |
| Методы программирования и информатика | Математическая кибернетика | нет | протокол № 9 от 25.05.2015 |
| Дискретная математика | Математическая кибернетика | нет | протокол № 9 от 25.05.2015 |
| Теория булевых функций | Математическая кибернетика | нет | протокол № 9 от 25.05.2015 |
| Теория цепей, сигналов и схемотехника | Математическая кибернетика | нет | протокол № 9 от 25.05.2015 |
| Системотехника аппаратно-программных систем | Математическая кибернетика | нет | протокол № 9 от 25.05.2015 |
| Основы математической электроники | Математическая кибернетика | нет | протокол № 9 от 25.05.2015 |
| Системотехника | Математическая кибернетика | нет | протокол № 9 от 25.05.2015 |
| САПР | Математическая кибернетика | нет | протокол № 9 от 25.05.2015 |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |
|  |  |  |  |

# ДОПОЛНЕНИЯ И ИЗМЕНЕНИЯ К УЧЕБНОЙ ПРОГРАММЕ УВО ПО ИЗУЧАЕМОЙ УЧЕБНОЙ ДИСЦИПЛИНЕ на \_\_\_\_\_/\_\_\_\_\_ учебный год

|  |  |  |
| --- | --- | --- |
| №  п/п | Дополнения и изменения | Основание |
|  |  |  |

Учебная программа пересмотрена и одобрена на заседании кафедры «Математической кибернетики» (протокол № от 201 г.)

Заведующий кафедрой

д-р ф.-м. н., профессор \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ А.Л. Гладков

(степень, звание) (подпись) (И.О.Фамилия)

УТВЕРЖДАЮ

Декан факультета

к. ф.-м. н., доцент \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ Д.Г. Медведев

(степень, звание) (подпись) (И.О.Фамилия)