

ВЕРИФИКАЦИЯ ФУНКЦИОНАЛЬНО-ЛОГИЧЕСКИХ ПРОЕКТОВ В МИКРОЭЛЕКТРОНИКЕ

Л. А. Золоторевич, С. Ю. Климова

Постоянный рост степени интеграции изделий микроэлектроники и приближение к предельному уровню 0,05 МкМ, увеличение функциональной сложности СБИС, переход в субмикронный диапазон требуют постоянного совершенствования средств автоматизированного проектирования. Математическое моделирование становится еще более актуальным в плане обеспечения точности отражения протекающих в устройстве процессов с учетом динамики сигналов и влияния на них различных паразитных эффектов. В связи с этим возникает необходимость исследования точности моделей цифровых устройств, получаемых на основе применения того или другого математического метода, класса решаемых задач на основе моделирования на определенных этапах проектирования, эффективности применения той или другой системы моделирования и выработка соответствующих рекомендаций по применению моделирования.

Данная работа направлена на исследование известных подходов к моделированию и разработку средств автоматизации построения динамических моделей больших интегральных схем в рамках VHDL-идеологии нисходящего проектирования, принятой на современном этапе развития микроэлектроники. Рассмотрены особенности нисходящего проектирования цифровых систем на основе применения языка аппаратного моделирования *VHDL* (Very high speed integrated circuits Hardware Description Language), который в настоящее время фактически является международным стандартом проектирования и моделирования в электронике. На *VHDL* разработаны модели базовых компонентов и цифровых устройств на основе данных компонентов. Создано программное средство автоматизации построения и инъекции моделируемых входных воздействий. Проведены исследования и сравнения процессов моделирования на основе одной из наиболее современных зарубежных систем *ModelSim PE/PLUS* фирмы *Model Technology Incorporated* и системы логико-динамического моделирования *VLSI_Sim*, разработанной в Белгосуниверситете.

По результатам исследований сделаны следующие выводы:

1. Определившийся в последнем десятилетии новый подход к проектированию в микроэлектронике, основанный на применении языка

VHDL, в рамках которого процесс нисходящего проектирования осуществляется автоматически (автоматизированно) от момента формулировки задания на проектирование в наиболее общем виде и создания проекта на системном уровне до детализации и получения топологического проекта, требует для его эффективного применения проведения дополнительных исследований и решения ряда задач, в частности по генерации тестов и анализу контролирующих свойств тестов, по технике структурного моделирования, по верификации автоматически созданного проекта и др.

2. Традиционный подход к моделированию изделия микроэлектроники, применяемый в системах типа *VLSI_Sim*, *QuickSim* и др., принципиально отличается от моделирования структуры на языке *VHDL*. В первом случае для моделирования структуры требуется лишь описание списка связности ее компонентов, которое может выполняться специалистом низкой квалификации. Все особенности функционирования структуры при данном подходе учитываются автоматически программой моделирования. При втором подходе исходными данными для моделирования является программа функционирования моделируемой схемы, написанная на языке *VHDL*. Данная программа должна включать все особенности функционирования объекта, которые может знать только высококвалифицированный специалист, проектирующий данное устройство, который, кроме своей предметной области, должен знать в совершенстве также и язык программирования, (поэтому специалисты по *VHDL* являются наиболее высокооплачиваемыми в странах Запада).

3. Для эффективного использования фирменной системы моделирования *ModelSim* при исследовании моделей цифровых устройств необходима разработка средств, позволяющих автоматизировать процесс построения и инъекции входной тестовой последовательности, подаваемой на модель в процессе контроля функционирования объекта.

В работе рассматривается задача автоматизации построения моделей цифровых устройств на основе языка *VHDL*. На языке *VHDL* проект описывается на системном уровне, программы синтеза осуществляют «раскрытие проекта», когда осуществляется детализация крупных блоков и представление их на функциональном уровне, затем функционально-сложные блоки описываются на уровне базовых компонентов и, наконец, разрабатывается топологический проект. Особенность нисходящего проектирования электронных устройств с использованием описания проектов на различных уровнях на языке

VHDL заключается в том, что автоматически построенные описания проектов на языке VHDL мало обозримы для анализа их корректности, зачастую отсутствуют требуемые средства для анализа и построения теста контроля.

Рассматривается задача создания библиотеки компонентов, автоматизации построения последовательности моделируемых входных наборов и техника ее приложения при выполнении VHDL-моделей.

На рис. 1 приведена общая схема реализации процесса VHDL-моделирования на структурном уровне. При разработке VHDL-модели цифрового устройства на функционально-логическом уровне, содержащего порядка миллиона вентильных элементов, необходимо первоначально разработать библиотеку VHDL-моделей базовых компонентов на

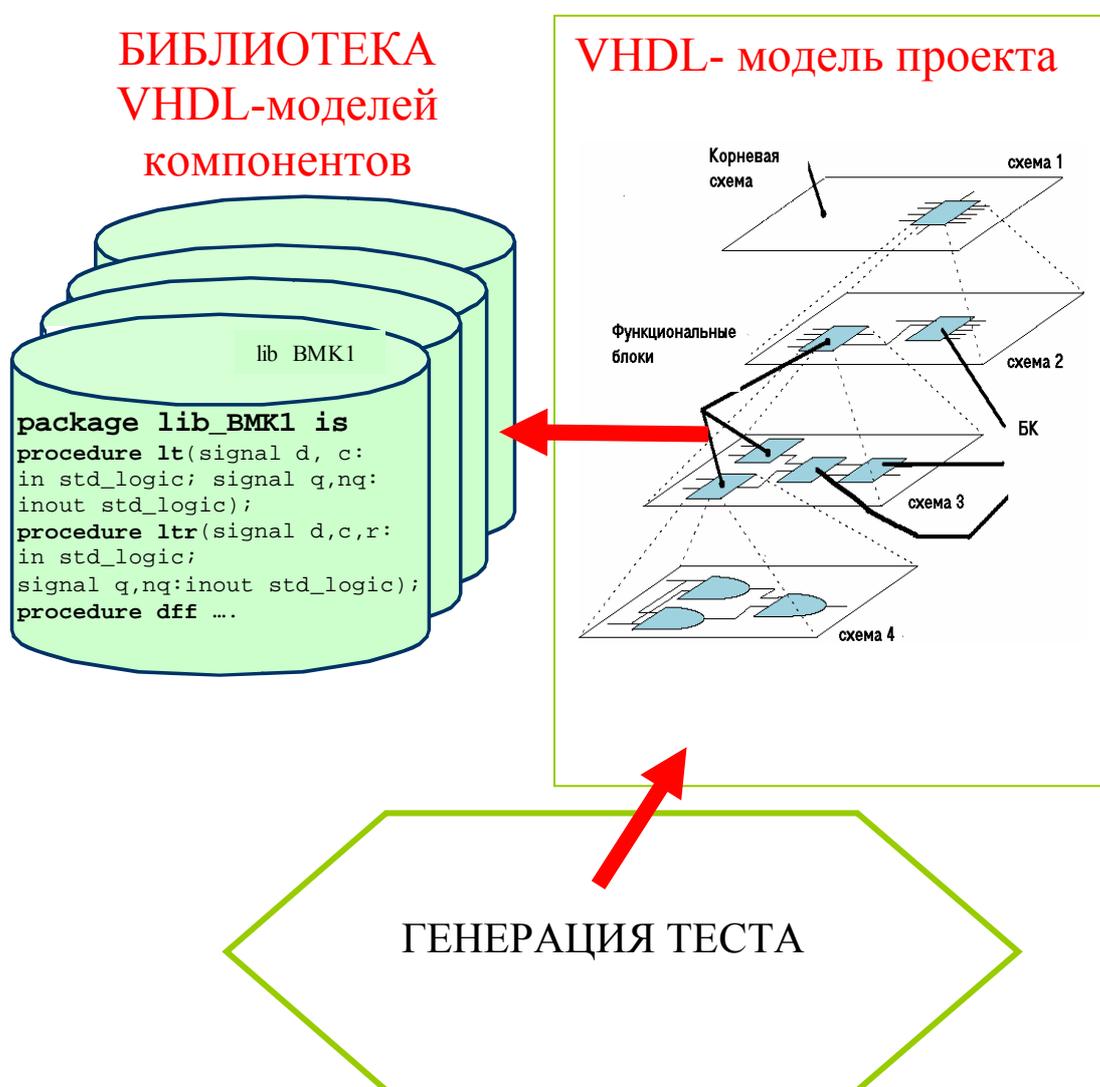


Рис. 1. Общая схема реализации процесса VHDL - моделирования

поведенческом уровне с учетом динамики функционирования, затем структурные модели повторяющихся блоков, после чего приступить к описанию схемы в целом. Для верификации проекта, описанного на языке VHDL, необходимо подготовить тестовые воздействия и соответствующую среду для автоматической инициализации последовательности входных состояний. В докладе предлагается практическое решение названных задач. Работа выполнена в системе ModelSim фирмы Model Technology Corporation. Разработаны и исследованы VHDL-модели базовых компонентов памяти, разработана среда для автоматической инициализации тестовых воздействий.

ОЦЕНКА ВЗАИМНОЙ КОВАРИАЦИОННОЙ ФУНКЦИИ ПРОЦЕССОВ С НЕРЕГУЛЯРНЫМИ НАБЛЮДЕНИЯМИ

Т. И. Илюкевич

Пусть $X^r(t) = \{X_a(t), a = \overline{1, r}\}$, $d^r(t) = \{d_a(t), a = \overline{1, r}\}$ $t \in Z$, r -мерные стационарные в широком смысле случайные процессы с математическими ожиданиями $m_a^x = 0, m_a^d = 0$, $a = \overline{1, r}$, взаимными ковариационными функциями $R_{ab}^X(\tau)$, $R_{ab}^d(\tau)$, $\tau \in Z$, взаимными спектральными плотностями $f_{ab}^X(\lambda)$, $f_{ab}^d(\lambda)$, $\lambda \in \Pi$, $a, b = \overline{1, r}$ соответственно. Получаемые наблюдения за процессом $X^r(t), t \in Z$ нерегулярны, т. е. наблюдаемые значения могут быть представлены в виде

$$Y_a(t) = X_a(t)d_a(t), \quad a = \overline{1, r}, \quad t \in Z. \quad (1)$$

Предположим, что в результате некоторого эксперимента мы имеем возможность получить T последовательных через равные промежутки времени наблюдений за процессом $Y^r(t), t \in Z$, т. е.

$$Y_a(0), Y_a(1), \dots, Y_a(T-1). \quad (2)$$

Далее предполагаем, что выполнены следующие условия:

- а) процесс $X^r(t)$, $t \in Z$ не зависит от процесса $d^r(t)$, $t \in Z$,
- б) $R_{ab}^d(\tau) \neq 0$, $\tau = \overline{0, T-1}$, $a, b = \overline{1, r}$ и $d_a(t)$ не зависит от $d_b(t), a \neq b$.

Нетрудно заметить, если процессы $X_a(t)$, $t \in Z$, $Y_a(t)$, $t \in Z$ связаны соотношением (1), а процесс $d_a(t)$, $t \in Z$ удовлетворяет выше перечисленным ограничениям, то процесс $Y_a(t)$, $t \in Z$ будет являться стационарным в широком смысле.