**МИНИСТЕРСТВО ОБРАЗОВАНИЯ РЕСПУБЛИКИ БЕЛАРУСЬ**

**БЕЛОРУССКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ**

**МЕХАНИКО-МАТЕМАТИЧЕКИЙ ФАКУЛЬТЕТ**

**Кафедра математической кибернетики**

САФОНОВ Павел Владимирович

**СИНТЕЗАТОР ЧАСТОТЫ С ФАПЧ В КМОП ТЕХНОЛОГИИ**

Дипломная работа

Научный руководитель:

доцент кафедры математической кибернетики,

кандидат физико-математических наук

С.Е. Бухтояров

Допущен к защите

«\_\_\_» \_\_\_\_\_\_\_\_\_\_\_\_ 2017 г.

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

Минск, 2017

**Реферат**

Дипломная работа состоит из двух глав, содержит 30 страниц, 7 использованных источников.

Ключевые слова: Синтезатор частоты, ФАПЧ, фазовый детектор, схема подкачки заряда, фильтр нижних частот, делитель частоты с переменным коэффициентом деления.

В первой главе рассматривается основная теория синтеза частот, а также системы фазовой автоподстройки частоты. Описан принцип работы каждого элемента схемы.

Вторая глава посвящена проектированию и моделированию синтезатора частоты с ФАПЧ в САПР Cadence. Описаны основные характеристики синтезатора и проведены расчеты параметров.

**Рэферат**

Дыпломная праца складаецца з дзвюх глаў, змяшчае ў сабе 30 старонак, 7 выкарыстаных крыніц.

Ключавыя словы: сінтэзатар частоты, ФАПЧ, фазавы дэтэктар, схема падпампоўкі зарада, фільтр ніжніх частот, дзельнік частоты з пераменным каэфіцыентам дзялення.

У першай главе разглядаецца асноўная тэорыя сінтэзу частот, а таксама сістэмы фазавай аўтападладкі частаты. Апісаны прынцып працы кожнага элемента схемы.

Другая частка прысвечана праектаванню і мадэляванні сінтэзатара частоты з ФАПЧ ў САПР Cadence. Апісаны асноўныя характарыстыкі сінтэзатара і праведзеныя разлікі параметраў.

**Abstract**

The diploma thesis consists of two chapters, contains 30 pages, 7 sources used.

Keywords: Frequency synthesizer, PLL, phase detector, charge pump, loop filter, frequency divider.

The first chapter deals with the basic theory of frequency synthesis, as well as the phase-locked loop. The principle of operation of each element of the circuit is described.

The second chapter is devoted to the design and simulation of a frequency synthesizer with PLL in Cadence CAD. The main characteristics of the synthesizer are described and parameters are calculated.