АВТОМАТИКА И ВЫЧИСЛИТЕЛЬНАЯ ТЕХНИКА. – 2010. – No.3. – С.72-80.

СИНТЕЗ *n*-ОПЕРАНДНЫХ СУММАТОРОВ ПО МОДУЛЮ ТРИ

В.П. СУПРУН, *доцент, кандидат технических наук*
Д.А. ГОРОДЕЦКИЙ, *аспирант*

Белорусский государственный университет
пр. Независимости 4, 220030 Минск, Беларусь
E-mail: suprun@bsu.by, danila.gorodecky@gmail.com

Предлагается метод синтеза сумматоров по модулю три для случая представления данных в позиционных кодах. Метод ориентирован на построение двухуровневых схем, состоящих из элементов ИЛИ и ИСКЛЮЧАЮЩЕЕ ИЛИ с заданными порогами. Метод обобщается на реализацию операции $\pm X_1 \pm X_2 \pm \ \dots \pm X_n = S \ \left(\mathrm{mod}\ 3\right)$**. Предлагается логическая схема сумматора с управляющим входом, на единственном выходе которой реализуются значения одного из разрядов результата сложения.**

Ключевые слова: модулярная арифметика, симметрические булевы функции, логическая схема, сумматор, сумматор с управляющим входом

1. ВВЕДЕНИЕ

Известно [1, 2], что применение модулярной арифметики позволяет значительно повысить скорость обработки дискретной информации за счет распараллеливания процесса ее обработки, которое часто зависит от глубины логической схемы. Аппарат модулярной арифметики находит широкое применение, в частности, при проектировании систем-на-кристалле. Однако повышение эффективности такого применения связано с разработкой библиотек вычислительных устройств, содержащих устройства модулярной арифметики, предназначенных для реализации основных арифметических операций, одной из которых является операция сложения по заданному модулю [2, 3].

К настоящему времени известен ряд методов синтеза устройств модулярной арифметики, среди которых отметим следующие: в работе [4] с учетом коммутативности операции сложения приводится метод синтеза сумматоров, основанный на применении принципа локального кодирования симметрических булевых функций; метод блочно-структурного синтеза [5] ориентирован на синтез устройств, предназначенных для вычисления арифметических операций, представляющих собой суперпозицию операций сложения и умножения по заданному модулю. На некоторые логические схемы сумматоров по модулю три, синтезированных методами из [4, 5], получены Патенты на изобретение Республики Беларусь [6-9].

В настоящей работе рассматривается задача синтеза n-операндных сумматоров по модулю три при условии представления данных в позиционном коде. Вывод аналитических формул для задания функций выхода сумматора основан на применении свойств симметрических булевых функций, а схемная реализация сумматоров предполагает использование логических элементов ИЛИ и ИСКЛЮЧАЮЩЕЕ ИЛИ с различными порогами.

2. ОСНОВНЫЕ ПОНЯТИЯ И ОПРЕДЕЛЕНИЯ

Обозначим через $C(n,3)$ сумматор, предназначенный для вычисления (реализации) арифметической операции $X_1+X_2+\ldots+X_n=S \pmod 3$ при условии, что входные $X_1,X_2,\ldots,X_n$ и выходной S операнды представлены в позиционных кодах, т.е.

$$X_1=2x_2^1+x_1^1,\quad X_2=2x_2^2+x_1^2,\ldots,X_n=2x_2^n+x_1^n \quad \text{и} \quad S=2s_2+s_1,$$

где $X_1,X_2,\ldots,X_n,\ S\in\{0,1,2\}$ и $x_1^1,x_2^1,x_1^2,x_2^2,\ldots,x_1^n,x_2^n,s_1,s_2\in\{0,1\}$.

Сумматор $C(n,3)$ имеет $2n$ входов, на которые поступают значения входных переменных $x_1^1,x_2^1,\ x_1^2,x_2^2,\ldots,x_1^n,x_2^n$, и два выхода, на которых реализуются значения младшего s_1 и старшего s_2 разрядов результата выполнения операции сложения

$$X_1+X_2+\ldots+X_n=S \pmod 3.$$

Под симметрической булевой функцией $F=F(x_1,x_2,\ldots,x_n)$, как обычно, понимается функция, которая не меняет своего значения при любой перестановке переменных. Основное свойство функции F заключается в следующем: если на каком-либо наборе значений n переменных, содержащем $a\,(0\le a\le n)$ единиц, функция F принимает единичное значение, то на любом другом наборе с тем же числом a единиц функция F также принимает значение, равное единице. Такое значение a называется ***рабочим числом*** функции F. В общем случае симметрическая булева функция $F=F(x_1,x_2,\ldots,x_n)$ может иметь r рабочих чисел, где $0\le r\le n+1$. Если $r=1$, то симметрическая булева функция F называется ***элементарной*** (или ***фундаментальной***) и обозначается $F=F_n^a(x_1,x_2,\ldots,x_n)$.

Элемент ИСКЛЮЧАЮЩЕЕ ИЛИ с порогом a, на n входов которого поступают значения переменных $x_1,x_2,\ldots,x_n$, реализует функцию $F=F_n^a(x_1,x_2,\ldots,x_n)$.

3. АНАЛИТИЧЕСКИЕ ПРЕДСТАВЛЕНИЯ ЛОГИЧЕСКИХ ФУНКЦИЙ S_1 И S_2

Для логических функций S_1 и S_2 справедливы аналитические представления в виде дизъюнкции элементарных симметрических булевых функций, зависящих от $3n$ переменных.

Теорема 1. Если $n\ge 2$, $X^1=\{x_1^1,x_1^2,\ldots,x_1^n\}$, $X^2=\{x_2^1,x_2^2,\ldots,x_2^n\}$, то

$$S_1(X^1,X^2)=\bigvee_{i=1}^{k_1}F_{3n}^{3i-2}(X^1,X^2,X^2), \tag{1}$$

$$S_2(X^1,X^2)=\bigvee_{j=1}^{k_2}F_{3n}^{3j-1}(X^1,X^2,X^2), \tag{2}$$

где: $F = F_{3n}^{3i-2}\left(X^1, X^2, X^2\right)$ и $F = F_{3n}^{3j-1}\left(X^1, X^2, X^2\right)$ – элементарные симметрические булевы функции, зависящие от $3n$ переменных $x_1^1, x_2^1, x_2^1, x_1^2, x_2^2, x_2^2, \ldots, x_1^n, x_2^n, x_2^n$, рабочие числа которых равны $3i-2$ и $3j-1$, соответственно, $k_1 = \left[\frac{2n+2}{3}\right]$, $k_2 = \left[\frac{2n+1}{3}\right]$, $i = 1, 2, \ldots, k_1$ и $j = 1, 2, \ldots, k_2$.

Доказательство. Обозначим $S^* = X_1 + X_2 + \ldots + X_n$ (S^* – арифметическая сумма n чисел). Так как $X_1, X_2, \ldots, X_n \in \{0,1,2\}$, то $S^* \in \{0,1,2,\ldots, 2n\}$.

Поскольку $S^* = S \pmod 3$ и $S = 2s_2 + s_1$, то функции S_1 и S_2 будут принимать единичные значения тогда и только тогда, когда $S^* \in \{1,4,\ldots, 3k_1 - 2\}$ и $S^* \in \{2,5,\ldots, 3k_2 - 1\}$, соответственно, где $k_1 = \left[\frac{2n+2}{3}\right]$ и $k_2 = \left[\frac{2n+1}{3}\right]$.

Отсюда следует, что

$$S_1 = \begin{cases} 1, & \text{если } X_1 + X_2 + \ldots + X_n = 3i - 2\ ; \\ 0, & \text{в противном случае ,} \end{cases}$$

$$S_2 = \begin{cases} 1, & \text{если } X_1 + X_2 + \ldots + X_n = 3j - 1\ ; \\ 0, & \text{в противном случае} \end{cases}$$

или

$$S_1 = \begin{cases} 1, & \text{если } 2x_2^1 + x_1^1 + 2x_2^2 + x_1^2 + \ldots + 2x_2^n + x_1^n = 3i - 2\ ; \\ 0, & \text{в противном случае ,} \end{cases}$$

$$S_2 = \begin{cases} 1, & \text{если } 2x_2^1 + x_1^1 + 2x_2^2 + x_1^2 + \ldots + 2x_2^n + x_1^n = 3j - 1\ ; \\ 0, & \text{в противном случае ,} \end{cases}$$

где $i = 1, 2, \ldots, k_1$ и $j = 1, 2, \ldots, k_2$.

Приведенные выше представления логических функций S_1 и S_2 равносильны соответствующим формулам (1) и (2).

Рассмотрим несколько частных случаев применения теоремы 1.

1) Если $n = 2$, то формулы (1) и (2) принимают вид:

$$S_1\left(x_1^1, x_1^2, x_2^1, x_2^2\right) = F_6^1\left(x_1^1, x_1^2, x_2^1, x_2^1, x_2^2, x_2^2\right) \vee F_6^4\left(x_1^1, x_1^2, x_2^1, x_2^1, x_2^2, x_2^2\right),$$

$$S_2\left(x_1^1, x_1^2, x_2^1, x_2^2\right) = F_6^2\left(x_1^1, x_1^2, x_2^1, x_2^1, x_2^2, x_2^2\right).$$

2) Если $n = 3$, то формулы (1) и (2) принимают вид

$$S_1\left(x_1^1, x_1^2, x_1^3, x_2^1, x_2^2, x_2^3\right) = F_9^1\left(x_1^1, x_1^2, x_1^3, x_2^1, x_2^1, x_2^2, x_2^2, x_2^3, x_2^3\right) \vee F_9^4\left(x_1^1, x_1^2, x_1^3, x_2^1, x_2^1, x_2^2, x_2^2, x_2^3, x_2^3\right),$$

$$S_2\left(x_1^1, x_1^2, x_1^3, x_2^1, x_2^2, x_2^3\right) = F_9^2\left(x_1^1, x_1^2, x_1^3, x_2^1, x_2^1, x_2^2, x_2^2, x_2^3, x_2^3\right) \vee F_9^5\left(x_1^1, x_1^2, x_1^3, x_2^1, x_2^1, x_2^2, x_2^2, x_2^3, x_2^3\right).$$

3) Если $n=4$, то формулы (1) и (2) принимают вид

$$S_1\left(x_1^1,x_1^2,x_1^3,x_1^4,x_2^1,x_2^2,x_2^3,x_2^4\right)=F_{12}^1\left(x_1^1,x_1^2,x_1^3,x_1^4,x_2^1,x_2^1,x_2^2,x_2^2,x_2^3,x_2^3,x_2^4,x_2^4\right)\vee$$
$$\vee F_{12}^4\left(x_1^1,x_1^2,x_1^3,x_1^4,x_2^1,x_2^1,x_2^2,x_2^2,x_2^3,x_2^3,x_2^4,x_2^4\right)\vee$$
$$\vee F_{12}^7\left(x_1^1,x_1^2,x_1^3,x_1^4,x_2^1,x_2^1,x_2^2,x_2^2,x_2^3,x_2^3,x_2^4,x_2^4\right),$$
$$S_2\left(x_1^1,x_1^2,x_1^3,x_1^4,x_2^1,x_2^2,x_2^3,x_2^4\right)=F_{12}^2\left(x_1^1,x_1^2,x_1^3,x_1^4,x_2^1,x_2^1,x_2^2,x_2^2,x_2^3,x_2^3,x_2^4,x_2^4\right)\vee$$
$$\vee F_{12}^5\left(x_1^1,x_1^2,x_1^3,x_1^4,x_2^1,x_2^1,x_2^2,x_2^2,x_2^3,x_2^3,x_2^4,x_2^4\right)\vee$$
$$\vee F_{12}^8\left(x_1^1,x_1^2,x_1^3,x_1^4,x_2^1,x_2^1,x_2^2,x_2^2,x_2^3,x_2^3,x_2^4,x_2^4\right).$$

Приведенная выше теорема 1 используется при описании метода синтеза сумматоров $C(n,3)$ при условии представления входных и выходного операндов в позиционных кодах.

4. МЕТОД СИНТЕЗА СУММАТОРОВ $C(n,3)$

Метод синтеза сумматоров $C(n,3)$ ориентирован на применение логических элементов ИЛИ и ИСКЛЮЧАЮЩЕЕ ИЛИ с заданным порогом. Синтезированные на основе применения формул (1) и (2) логические схемы сумматоров $C(n,3)$ будут состоять из двух частей – логических подсхем $C_1(n,3)$ и $C_2(n,3)$, на единственном выходе каждой из которых реализуются логические функции S_1 и S_2, соответственно.

Логическая подсхема $C_1(n,3)$ синтезируется непосредственно по формуле (1), а логическая подсхема $C_2(n,3)$ – по формуле (2). Обе подсхемы имеют по два уровня, причем первые уровни логических схем $C_1(n,3)$ и $C_2(n,3)$ составляют элементы ИСКЛЮЧАЮЩЕЕ ИЛИ с заданным порогом, а второй уровень – логический элемент ИЛИ.

В порядке исключения следует заметить, что если $n=2$, то первый уровень подсхемы $C_2(2,\,3)$ содержит только один элемент ИСКЛЮЧАЮЩЕЕ ИЛИ с порогом два, а элемент ИЛИ будет отсутствовать.

Первый уровень логической подсхемы $C_1(n,3)$ содержит k_1 элементов ИСКЛЮЧАЮЩЕЕ ИЛИ $A_1,A_2,\ldots,A_{k_1}$, где $k_1=\left\lceil\frac{2n+2}{3}\right\rceil$. При этом порог p логического элемента A_i вычисляется по формуле $p\left(A_i\right)=3i-2$, где $i=1,2,\ \ldots\ ,k_1$.

Первый уровень логической подсхемы $C_2(n,3)$ содержит k_2 элементов ИСКЛЮЧАЮЩЕЕ ИЛИ $B_1,B_2,\ldots,B_{k_2}$, где $k_2=\left\lceil\frac{2n+1}{3}\right\rceil$. При этом порог p логического элемента B_j вычисляется по формуле $p\left(B_j\right)=3j-1$, где $j=1,2,\ldots,k_2$.

Каждый из логических элементов ИСКЛЮЧАЮЩЕЕ ИЛИ $A_1,A_2,\ldots,A_{k_1}$ и $B_1,B_2,\ldots,B_{k_2}$ имеет $3n$ входов, на которые поступают значения младших разрядов $x_1^1,x_1^2,\ldots,x_1^n$ и дважды – значения старших разрядов $x_2^1,x_2^2,\ldots,x_2^n$ операндов $X_1,X_2,\ldots,X_n$.

Уместно отметить тот факт, что схемы $C_1(n,3)$ и $C_2(n,3)$ будут содержать одинаковое число логических элементов $k_1=k_2$ при условии, что $n=3m$ или $n=3m+1$, где m – натуральное число. Если $n=3m-1$, то $k_1=k_2+1$, т.е. схема $C_1(n,3)$ будет содержать на один логический элемент больше, чем схема $C_2(n,3)$.

Из описанного метода синтеза следует, что логическая схема сумматора $C(n,3)$ будет содержать $\left[\frac{2n+2}{3}\right]+\left[\frac{2n+1}{3}\right]$ логических элементов ИСКЛЮЧАЮЩЕЕ ИЛИ с различными порогами и два элемента ИЛИ. При этом сложность L (по числу входов логических элементов) логической схемы сумматора $C(n,3)$ вычисляется по формуле

$$L\big(C(n,3)\big)=k_1\cdot(3n+1)+k_2\cdot(3n+1)=(3n+1)\cdot\left(\left[\frac{2n+2}{3}\right]+\left[\frac{2n+1}{3}\right]\right).$$

В качестве примера на рис.1(а) приводится логическая схема сумматора $C(3,3)$, синтезированная на основе применения формул (1) и (2), в которых $n=3$.

Логическая схема сумматора $C(3,3)$ содержит два элемента ИЛИ и четыре элемента ИСКЛЮЧАЮЩЕЕ ИЛИ с порогами один, два, четыре и пять. Сложность сумматора по числу входов логических элементов равна $L\big(C(3,3)\big)=40$, а быстродействие, определяемое глубиной схемы, составляет 2τ , где τ – усредненная задержка на один логический элемент.

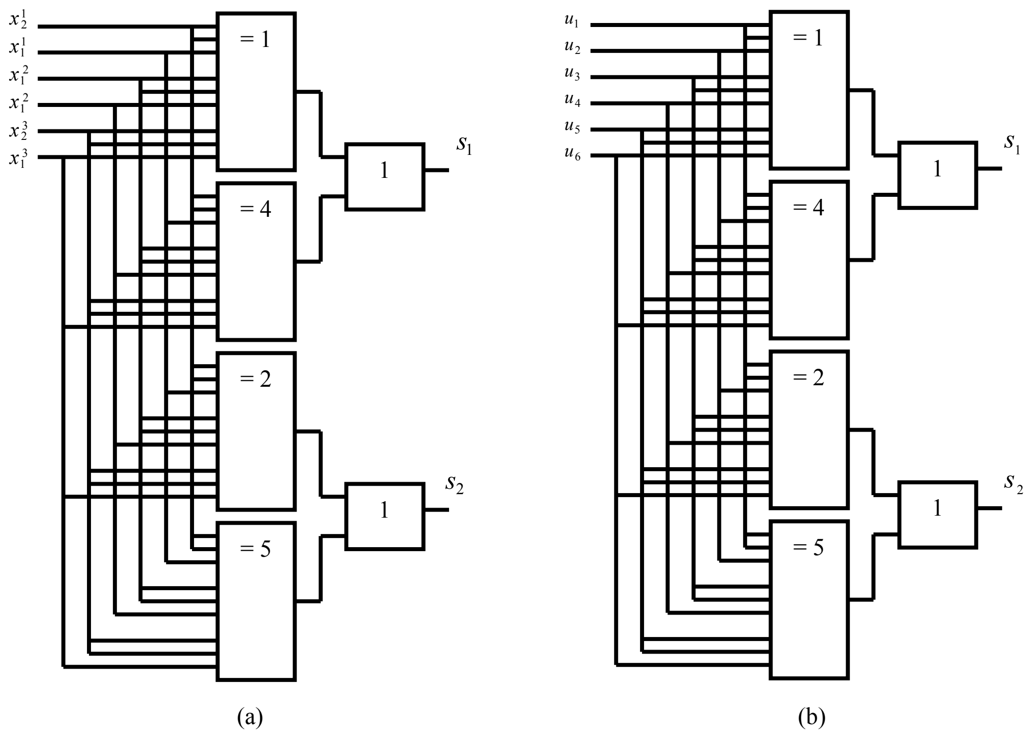

Рис.1. Логические схемы сумматоров: (a) $C(3,3)$; (b) $C^*(3,3)$.

5. УСТРОЙСТВО ДЛЯ СЛОЖЕНИЯ И ВЫЧИТАНИЯ n ЧИСЕЛ

Метод синтеза сумматора $C(n,3)$, предназначенного для вычисления операции $X_1 + X_2 + \ldots + X_n = S(\mathrm{mod}\ 3)$, можно обобщить на случай реализации операции сложения и вычитания n чисел $\pm X_1 \pm X_2 \pm \ldots \pm X_n = S\ (\mathrm{mod}\ 3)$ устройством, которое будем трактовать, как сумматор $C^*(n,3)$.

Известно, что для преобразования X_i в $-X_i$, необходимо осуществить коммутацию значений младшего x_1^i и старшего x_2^i разрядов числа X_i, т.е. если $X_i = 2x_2^i + x_1^i$, то $-X_i = 2x_1^i + x_2^i$, где $i = 1,2,\ldots,n$.

Структура логической схемы сумматора $C^*(n,3)$ совпадает со структурой схемы сумматора $C(n,3)$, т.е. $L(C^*(n,3)) = L(C(n,3))$.

Отличительная особенность схемы сумматора $C^*(n,3)$ состоит в том, что данная схема имеет $2n$ настроечных входов, на которые поступают сигналы настройки $u_1, u_2, \ldots, u_{2n}$. При этом $u_{2i-1}, u_{2i} \in \{x_1^i, x_2^i\}$, где $i = 1,2,\ldots,n$. Если в выражение $\pm X_1 \pm X_2 \pm \ldots \pm X_n = S\ (\mathrm{mod}\ 3)$ слагаемое X_i входит со знаком «плюс», то $u_{2i-1} = x_2^i$ и $u_{2i} = x_1^i$, а если со знаком «минус», то $u_{2i-1} = x_1^i$ и $u_{2i} = x_2^i$.

На рис.1(b) приведена логическая схема устройства $C^*(3,3)$; таблица настройки логической схемы $C^*(3,3)$ для реализации операций $\pm X_1 \pm X_2 \pm X_3 = S\ (\mathrm{mod}\ 3)$ показана в Таблице 1.

Логическая схема $C^*(3,3)$ ориентирована на реализацию любой из восьми операций вида $\pm X_1 \pm X_2 \pm X_3 = S\ (\mathrm{mod}\ 3)$.

Таблица 1.

Настройка сумматора $C^*(3,3)$

Сигналы настройки						Реализуемая арифметическая операция
u_1	u_2	u_3	u_4	u_5	u_6	$\pm X_1 \pm X_2 \pm X_3\ (\mathrm{mod}\ 3)$
x_2^1	x_1^1	x_2^2	x_1^2	x_2^3	x_1^3	$X_1 + X_2 + X_3\ (\mathrm{mod}\ 3)$
x_2^1	x_1^1	x_2^2	x_1^2	x_1^3	x_2^3	$X_1 + X_2 - X_3\ (\mathrm{mod}\ 3)$
x_2^1	x_1^1	x_1^2	x_2^2	x_2^3	x_1^3	$X_1 - X_2 + X_3\ (\mathrm{mod}\ 3)$
x_2^1	x_1^1	x_1^2	x_2^2	x_1^3	x_2^3	$X_1 - X_2 - X_3\ (\mathrm{mod}\ 3)$
x_1^1	x_2^1	x_2^2	x_1^2	x_2^3	x_1^3	$-X_1 + X_2 + X_3\ (\mathrm{mod}\ 3)$
x_1^1	x_2^1	x_2^2	x_1^2	x_1^3	x_2^3	$-X_1 + X_2 - X_3\ (\mathrm{mod}\ 3)$
x_1^1	x_2^1	x_1^2	x_2^2	x_2^3	x_1^3	$-X_1 - X_2 + X_3\ (\mathrm{mod}\ 3)$
x_1^1	x_2^1	x_1^2	x_2^2	x_1^3	x_2^3	$-X_1 - X_2 - X_3\ (\mathrm{mod}\ 3)$

6. СУММАТОР С УПРАВЛЯЮЩИМ ВХОДОМ

Формулы (1) и (2) можно объединить путем введения двоичного параметра *u* следующим образом:

$$S\left(X^1, X^2, u\right) = \bigvee_{i=1}^{k_1} F_{3n+1}^{3i-1}\left(X^1, X^2, X^2, u\right), \qquad (3)$$

где $k_1 = \left\lceil \frac{2n+2}{3} \right\rceil$. При этом $S\left(X^1, X^2, 1\right) = S_1\left(X^1, X^2\right)$ и $S\left(X^1, X^2, 0\right) = S_2\left(X^1, X^2\right)$.

Применяя формулу (3), можно синтезировать логическую схему сумматора с управляющим входом $C^{**}(n,3)$. Логическая схема сумматора $C^{**}(n,3)$ имеет $2n$ информационных входов, на которые поступают значения переменных $x_1^1, x_2^1, x_1^2, x_2^2, \ldots, x_1^n, x_2^n$, и один управляющий вход, на который подается значение управляющего сигнала *u*, где $u \in \{0,1\}$. На единственном выходе схемы $C^{**}(n,3)$ реализуются значения функций S_1 или S_2 (в зависимости от значения управляющего сигнала *u*).

Логическая схема сумматора $C^{**}(n,3)$ содержит $k_1 = \left\lceil \frac{2n+2}{3} \right\rceil$ элементов ИСКЛЮЧАЮЩЕЕ ИЛИ и один элемент ИЛИ, а конструктивная сложность сумматора составляет:

$$L\left(C^{**}(n,3)\right) = (2n+2) \cdot \left\lceil \frac{2n+2}{3} \right\rceil.$$

На рис.2 изображена логическая схема сумматора $C^{**}(n,3)$ при условии, что $n = 3$. Если $u = 1$, то на выходе сумматора $C^{**}(3,3)$ реализуется функция младшего разряда S_1 результата сложения; если $u = 0$, то функция старшего разряда S_2 результата сложения. Таблица 2 представляет собой таблицу истинности функций, реализующихся на выходе сумматора $C^{**}(3,3)$, в зависимости от значения управляющего сигнала *u*.

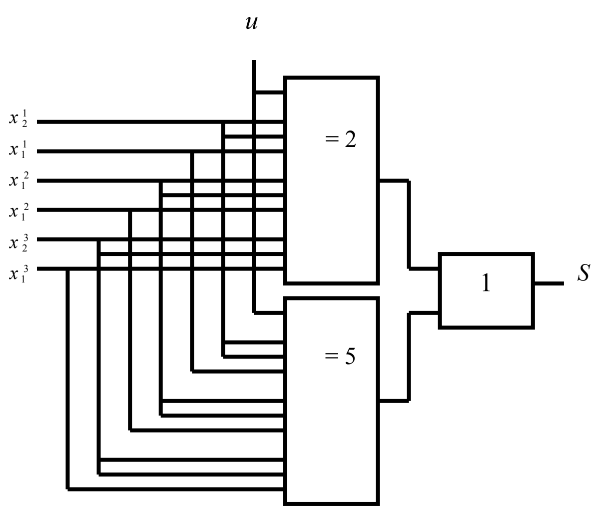

Рис.2. Логическая схема сумматора $C^{**}(3,3)$.

Таблица 2.

Таблица истинности сумматора $C^{**}(3,3)$

ВХОДЫ						ВЫХОДЫ	
Двоичный код первого операнда $X_1(x_2^1, x_1^1)$		Двоичный код второго операнда $X_2(x_2^2, x_1^2)$		Двоичный код третьего операнда $X_3(x_2^3, x_1^3)$		Результат сложения $S(X^1, X^2, u)$	
x_2^1	x_1^1	x_2^2	x_1^2	x_2^3	x_1^3	$S = S_2$, если $u = 0$	$S = S_1$, если $u = 1$
0	0	0	0	0	0	0	0
0	0	0	0	0	1	0	1
0	0	0	0	1	0	1	0
0	0	0	1	0	0	0	1
0	0	0	1	0	1	1	0
0	0	0	1	1	0	0	0
0	0	1	0	0	0	1	0
0	0	1	0	0	1	0	0
0	0	1	0	1	0	0	1
0	1	0	0	0	0	0	1
0	1	0	0	0	1	1	0
0	1	0	0	1	0	0	0
0	1	0	1	0	0	1	0
0	1	0	1	0	1	0	0
0	1	0	1	1	0	0	1
0	1	1	0	0	0	0	0
0	1	1	0	0	1	0	1
0	1	1	0	1	0	1	0
1	0	0	0	0	0	1	0
1	0	0	0	0	1	0	0
1	0	0	0	1	0	0	1
1	0	0	1	0	0	0	0
1	0	0	1	0	1	0	1
1	0	0	1	1	0	1	0
1	0	1	0	0	0	0	1
1	0	1	0	0	1	1	0
1	0	1	0	1	0	0	0

7. ЗАКЛЮЧЕНИЕ

Приведенный в статье метод синтеза n-операндных сумматоров по модулю три позволяет синтезировать логические схемы сумматоров, содержащих элементы ИЛИ и ИСКЛЮЧАЮЩЕЕ ИЛИ с различными порогами. Основным достоинством синтезированных схем является высокое быстродействие, которое определяется их глубиной (числом уровней). Кроме того, синтезированные схемы сумматоров $C(n,3)$, $C^{*}(n,3)$ и $C^{**}(n,3)$ имеют относительно невысокую конструктивную сложность, которая определяется суммой входов логических элементов, составляющих соответствующие схемы.

Стоит отметить, что вычислительные устройства, синтезируемые приведенным в работе методом, обладают однотипностью, что в свою очередь повышает однородность модулярной структуры в целом и позволяет производить вычисления на одном и том же оборудовании по разным значениям модуля [4].

Применение описанного метода синтеза устройств модулярной арифметики позволяет получать схемы, выгодно отличающиеся от аналогов (по сложности и глубине), полученных с помощью известных САПР [10].

В перспективе предлагаемый метод синтеза логических схем устройств, реализующих операции $X_1 + X_2 + \ldots + X_n = S \pmod 3$ и $\pm X_1 \pm X_2 \pm \ldots \pm X_n = S \pmod 3$, можно будет обобщить на случай реализации операций сложения и вычитания n операндов по произвольному модулю P, где $P > 3$.

СПИСОК ЛИТЕРАТУРЫ

[1] Computers, software, engineering and digital devices / Edit by Richard F. Dorf. Taylor & Francis. 2006.

[2] *Червяков Н.И., Сахнюк П.А., Шапошников А.В., Ряднов С.А.* Модулярные параллельные вычислительные структуры нейропроцессорных систем. М.: Физматлит, 2003.

[3] *Корнилов А.И., Семенов М.Ю., Калашников В.С.* Методы аппаратной оптимизации сумматоров для двух операндов в системе остаточных классов // Известия. ВУЗов. Электроника. – 2004. № 1. С. 75-82.

[4] *Авгуль Л.Б., Курносенко С.В.* Синтез сумматоров для модифицированной трехмодульной системы остаточных классов на основе принципа локального декодирования // Автоматика и вычислительная техника. – 1994. № 4. С. 3-12.

[5] *Супрун В.П., Городецкий Д.А.* Метод блочно-структурного синтеза вычислительных устройств модулярной арифметики // Информатика. – 2009. № 4 (24). С. 74-79.

[6] Патент N 3707 Беларуси, МКИ G 06 F 7/49. Устройство для сложения по модулю семь / *Л.Б.Авгуль, В.П.Супрун*. – 2000. Бюл. № 4 (27). С. 210.

[7] Патент РБ № 9600, МКИ G 06 F 7/49. Сумматор унитарных кодов по модулю три / *Городецкий Д.А., Седун А.М., Супрун В.П.* – 2007. Бюл. № 4 (57). С. 165.

[8] Патент РБ № 10201, МКИ G 06 F 7/48, 7/38. Сумматор унитарных кодов по модулю три / *Городецкий Д.А., Седун А.М., Супрун В.*П. –2008. Бюл. № 1 (60). С. 152-153.

[9] Патент N 7000 Беларуси, МКИ G 06 F 7/49. Устройство для сложения по модулю три / *Л.Б. Авгуль, В.П. Супрун*. – 2005. Бюл. № 2 (45). С. 242.

[10] *Бибило П.Н., Городецкий Д.А.* Автоматизированный синтез устройств модулярной арифметики: может ли САПР заменить изобретателя // Автоматика и вычислительная техника. – 2009. № 2. С. 15-27.

Рукопись получена 11.02.2010