# Реферат

Дипломная работа содержит:

* 32 страницы,
* 3 иллюстрации,
* 4 таблицы,
* 1 приложение,
* 5 использованных источников.

Ключевые слова: МОДУЛЯРНАЯ АРИФМЕТИКА, СИСТЕМА ОСТАТОЧНЫХ КЛАССОВ, СИСТЕМЫ СЧИСЛЕНИЯ.

В дипломной работе рассматривется аппаратная реализация модулярных алгоритмов преобразования данных.

Целью дипломной работы является разработка программы, которая генерирует код модулярного преобразователя на одном из языков описания аппаратуры (был выбран язык Verilog), а также получение и сравнение результатов синтеза преобразователей.

В дипломной работе получены следующие результаты:

1. Разработано приложение для создания Verilog-описания прямого модулярного преобразователя.
2. Разработано приложение для создания Verilog-описания обратного модулярного преобразователя.
3. Произведено моделирование и тестирование работы преобразователей.
4. Произведен синтез преобразователей.

Дипломная работа носит практический характер.

Дипломная работа выполнена автором самостоятельно.

# ****Рэферат****

Дыпломная праца складаецца з:

* 32 старонак
* 3 малюнкаў
* 4 табліцы
* 1 дадатка
* 5 выкарыстаных крыніц

Ключавыя словы: МАДУЛЯРНАЯ АРЫФМЕТЫКА, СІСТЭМА РЭШТКАВЫХ КЛАСАЎ, СІСТЭМА ЗЛІЧЭННЯ.

У дыпломнай працы разглядаецца апаратная рэалізацыя мадулярных алгарытмаў пераўтварэння дадзеных.

Мэтай дыпломнай працы з’яўляецца распрацоўка праграмы, якая стварае код мадулярнага пераўтваральніка на адной з моваў апісання апаратуры (была абраная мова Verilog), а таксама атрыманне і параўнанне вынікаў сінтэзу пераўтваральнікаў.

Атрыманы наступныя ванікі:

1. Распрацаваны дадатак для стварэння Verilog-апісання прамога мадулярнага пераўтваральніка.
2. Распрацаваны дадатак для стварэння Verilog-апісання зваротнага мадулярнага пераўтваральніка.
3. Зроблена мадэляванне і тэставанне працы пераўтваральнікаў.
4. Зроблен сінтэз пераўтваральнікаў.

Дыпломная праца нясе практычны характар.

Дыпломная праца выканана аўтарам самастойна.

# ****ABSTRACT OF THE THESIS****

This project consists of:

* 32 pages
* 3 figures
* 4 tables
* 1 appendix
* 5 references

Keywords: MODULAR ARITHMETIC, RESIDUE NUMBER SYSTEM, NUMBER SYSTEM.

The hardware implementation of modular algorithms for data conversion will be discussed in this project.

The aim of this work is to develop an application will be able to generate code of modular converter in one of the hardware description languages (Verilog language was chosen) and also to obtain and to analyze the synthesis results of modular converters.

 The following was achieved:

1. The application for generating hardware description of forward modular converter was developed.
2. The application for generating hardware description of reverse modular converter was developed.
3. Simulation of work and testing of the converters were performed.
4. Synthesis of the converters was performed.

The thesis is practical.

The thesis was completed by author himself.