

**МИНИСТЕРСТВО ОБРАЗОВАНИЯ РЕСПУБЛИКИ БЕЛАРУСЬ**

**БЕЛОРУССКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ**

**МЕХАНИКО-МАТЕМАТИЧЕСКИЙ ФАКУЛЬТЕТ**

**Кафедра математической кибернетики**

**КОРОБКО Филипп Сергеевич**

**ИССЛЕДОВАНИЕ СВОЙСТВ И СХЕМНАЯ РЕАЛИЗАЦИЯ ЧАСТИЧНО  
СИММЕТРИЧЕСКИХ БУЛЕВЫХ ФУНКЦИЙ**

Аннотация к магистерской диссертации

специальность 1-31 80 03 «Математика»

Научный руководитель  
Супрун Валерий Павлович  
кандидат технических наук,  
доцент

Минск, 2015

## ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Магистерская диссертация содержит:

- 74 страниц,
- 23 иллюстрации (рисунка),
- 1 таблица,
- 4 приложения,
- 14 использованных источников.

Ключевые слова: ЧАСТИЧНО СИММЕТРИЧЕСКАЯ БУЛЕВА ФУНКЦИЯ, ЛОКАЛЬНЫЙ КОД, ЛОГИЧЕСКАЯ СХЕМА, ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ, КОНСТРУКТИВНАЯ СЛОЖНОСТЬ, БЫСТРОДЕЙСТВИЕ, НАСТРОЕЧНЫЕ И ИНФОРМАЦИОННЫЕ ВХОДЫ, ТАБЛИЦА НАСТРОЙКИ, ПЕРВООБРАЗНАЯ ФУНКЦИЯ.

В магистерской диссертации рассматриваются свойства и схемная реализация частично симметрических булевых функций.

Цель магистерской диссертации – синтезировать логические схемы устройств, на единственном выходе которых вычисляются (реализуются) а) симметрические булевы функции; б) полусимметрические булевы функции; с) бисимметрические булевы функции. Для достижения поставленной цели была проработана научно-техническая литература в области теории булевых функций и логического синтеза.

В магистерской диссертации получены следующие результаты:

1) синтезированы логические устройства, на единственном выходе которых вычисляются (реализуются) следующие булевы функции:

- симметрические булевы функции, зависящие от трех переменных;
- полусимметрические булевы функции, зависящие от трех переменных;
- бисимметрические булевы функции, зависящие от четырех переменных;

2) оформлены документы и поданы три Заявки на Патенты на изобретение; написана научная статья, опубликованная в журнале «Электроника инфо»; принято участие в работах Восьмой Международной научно-технической конференции «Информационные технологии в промышленности» и 72-й научной конференции студентов и аспирантов БГУ.

3) разработано программное средство, позволяющее проверить корректность работы синтезированных схем.

Новизна результатов состоит в улучшении характеристик логических схем для реализации частично симметрических булевых функций. Результаты магистерской диссертации могут быть использованы в дальнейших исследованиях в области синтеза многофункциональных логических устройств.

Магистерская диссертация выполнена автором самостоятельно.

## АГУЛЬНАЯ ХАРАКТЭРЫСТЫКА ПРАЦЫ

Магістэрская дысертацыя змяшчае

- 74 старонкі,
- 23 ілюстрацыі (малюнка),
- 1 табліца,
- 4 дадатка,
- 14 выкарыстаных крыніц.

Ключавыя словы: ЧАСТКОВА СІМЕТРЫЧНАЯ БУЛАВА ФУНКЦЫЯ, ЛАКАЛЬНЫ КОД, ЛАГІЧНАЯ СХЕМА, ЛАГІЧНЫЯ ЭЛЕМЕНТЫ, КАНСТРУКЦЫЙНАЯ СКЛАДАНАСЦЬ, ХУТКАДЗЕЯННЕ, НАЛАДКАВЫЯ І ІНФАРМАЦЫЙНЫЯ УВАХОДЫ, ТАБЛІЦА НАЛАДКІ, ПЕРШАЎЗОРНАЯ ФУНКЦЫЯ.

У магістэрскай дысертацыі разглядаюцца ўласцівасці і схемная рэалізацыя часткова сіметрычных булавых функцый.

Мэта магістэрскай дысертацыі - сінтэзаваць лагічныя схемы прыстасаванняў, на адзіным выхадзе якіх вылічаюцца (рэалізуюцца) а) сіметрычныя булавы функцыі; б) паўсіметрычныя булавы функцыі; в) бісіметрычныя булавы функцыі. Для дасягнення пастаўленай мэты была прапрацавана навукова-тэхнічная літаратура ў галіне тэорыі булавых функцый і лагічнага сінтэзу.

У магістэрскай дысертацыі атрыманы наступныя вынікі:

1) сінтэзаваны лагічныя прыстасаванні, на адзіным выхадзе якіх вылічаюцца (рэалізуюцца) наступныя булавы функцыі:

- сіметрычныя булавы функцыі, залежныя ад трох зменных;
- паўсіметрычныя булавы функцыі, залежныя ад трох зменных;
- бісіметрычныя булавы функцыі, залежныя ад чатырох зменных;

2) аформленыя дакументы і пададзеныя тры Заяўкі на Патэнты на вынаходніцтва; напісаны навуковы артыкул, які быў апублікаваны ў часопісе «Электроника инфо»; прыняты ўдзел ў працах Восьмай Міжнароднай навукова-тэхнічнай канферэнцыі «Інфармацыйныя тэхналогіі ў прамысловасці» і 72-й навуковай канферэнцыі студэнтаў і аспірантаў БДУ.

3) распрацаваны праграмны сродак, які дазваляе правесці карэктнасць працы сінтэзаваных схем.

Навізна вынікаў складаецца ў паляпшэнні характарыстык лагічных схем для рэалізацыі часткова сіметрычных булавых функцый. Вынікі магістэрскай дысертацыі могуць быць выкарыстаны ў далейшых даследаваннях у галіне сінтэзу шматфункцыянальных лагічных прыстасаванняў.

Магістэрская дысертацыя выканана аўтарам самастойна.

## GENERAL DESCRIPTION OF WORK

The master's thesis contains

- 74 pages,
- 23 illustrations (figures),
- 1 table,
- 4 appendices,
- 14 used sources.

Keywords: PARTIAL SYMMETRIC BOOLEAN FUNCTION, LOCAL CODE, SELF-DUAL BOOLEAN FUNCTION, SHEFFER BOOLEAN FUNCTION, LOGIC CIRCUIT, LOGIC ELEMENTS, CONSTRUCTIVE COMPLEXITY, OPERATING SPEED, ADJUSTMENT AND INFORMATIONAL INPUTS, ADJUSTMENT TABLE, PRIMITIVE FUNCTION.

In the master's thesis consider the properties and circuit implementation of partial symmetric Boolean functions.

The aim of the master's thesis is to synthesize logic devices on a single output are calculated (implemented) a) symmetric Boolean functions; b) semi-symmetric Boolean functions; c) bisymmetric Boolean functions. To achieve this aim, a scientific and technical literature in the field of the theory of Boolean functions and logic synthesis are explored.

In the master's thesis the following results are got:

1) the logicals device at the only outlet of which are calculated (implemented) the following Boolean functions are synthesized:

- symmetric Boolean functions that depend on three variables;
- semi-symmetric Boolean functions that depend on three variables;
- bisymmetric Boolean functions that depend on four variables;

2) the three Applications for Patents for invention are documents and submitted; scientific article, which was published in the journal «Электроника инфо», are written; part in the Eighth International scientific and technical conference «Information technology in industry» and 72-nd scientific conference of students and post-graduates of the BSU was taken.

3) the software that enables you to check correctness of the synthesized circuits are developed.

The novelty of the results is to improve the characteristics of logical circuits for the implementation of a class of symmetric Boolean functions and some of its subclasses. The results of the master's thesis can be used in further studies in the field of synthesis of multifunctional logical devices.

Master's thesis done by the author himself.