

МОДЕЛИРОВАНИЕ ЛОГИЧЕСКИХ СХЕМ НА ПЕРЕКЛЮЧАТЕЛЬНОМ УРОВНЕ

Люлькин А. Е.

*Белорусский государственный университет, Минск, Беларусь,
e-mail: lulkin@bsu.by*

К настоящему времени разработаны различные методы и алгоритмы логического моделирования дискретных устройств (ДУ), заданных как на уровне функциональных элементов, так и на переключательном уровне (уровень транзисторов). Необходимость рассмотрения ДУ, реализованных в виде КМОП-структур, на переключательном уровне обусловлена как особенностями тестового диагностирования таких устройств (многие характерные для КМОП-структур неисправности нельзя эффективно описать моделью константных неисправностей на уровне логических элементов), так и тем, что достаточно часто принципиальные КМОП-схемы содержат фрагменты, которые не удастся представить на уровне логических элементов. Это привело к достаточно интенсивному развитию методов логического моделирования КМОП-структур на переключательном уровне. В то же время постоянное развитие и совершенствование методов моделирования ДУ требует непрерывной модернизации программных средств моделирования. Расширение возможностей программных средств моделирования является достаточно сложной и трудоемкой задачей, особенно если в системе моделирования используются различные модели элементов. В значительной степени указанную проблему позволяет преодолеть логическое программирование, позволяющее в рамках одного формального языка (исчисление предикатов) описывать различные модели (булевы функции, заданные в виде таблиц истинности, интервальной формы, аналитического представления; конечные автоматы, как абстрактные так и структурные; граф-схемы алгоритмов и др.). Однако в этом случае возникает проблема формального описания исследуемого объекта и решаемой задачи с помощью некоторого множества предикатов. В настоящей работе строится предикатное описание КМОП-структуры на переключательном уровне, позволяющее выполнить моделирование в предположении единичных задержек элементов структур.

Пусть переменные x_1, \dots, x_n описывают значения сигналов на входах переключательной КМОП-структуры, а переменные y_1, \dots, y_m – значения сигналов во всех остальных узлах схемы. Моделирование будем выполнять в алфавите $V_7 = \{0, 1, u, 0', 1', u', z\}$, где u – неопределенное значение сигнала; $0', 1', u'$ – емкостные сигналы $0, 1$ и неопределенное значение (в отличие от сигналов $0, 1$ и u , которые поддерживаются источниками сигналов); z – состояние высокого импеданса, возникающее, когда узел в течение достаточно длительного промежутка времени оказывается изолированным от источников сигналов. Моделирование в 7-значном алфавите, позволяющем учесть емкостные свойства КМОП-структур, дает возможность значительно повысить точность моделирования.